

DİYOTUN AKIM GERİLİM KARAKTERİSTİĞİ

AMAC:

1. Diyotun akım gerilim karakteristiğinin çıkarılması, Statik direncin hesaplanması
2. Diyotlu yarım dalga doğrultma devresinin incelenmesi
3. Diyotlu yarım dalga doğrultma devresinde ripple geriliminin incelenmesi

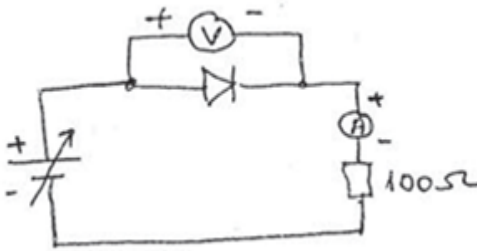
MALZEME LİSTESİ:

1. Bread Board
2. Multimetre
3. DC Güç Kaynağı
4. 1N4001 Diyot
5. 100 ohm 0.5 W Direnç
6. Osiloskop
7. 470 μ F Kondansatör

DENEYİN YAPILIŞI VE İŞLEM ADIMLARI:

Deney 1:

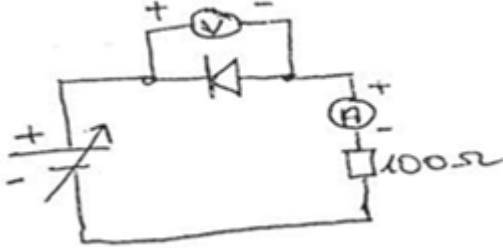
1. Şekil 1'deki devrenin montajını yapınız
2. Güç kaynağının gerilimini 0 V'dan başlayarak 0.5 V aralıklar ile 10 V'a kadar arttırınız.
3. Her gerilim kademesi için Voltmetre ve Ampermetreden okunan değerleri kaydediniz.



Şekil 1.

DC Güç Kaynağı (V)	Ampermetre (A)	Voltmetre (V)
0		
0.5		
1		
1.5		
2		
2.5		
3		
3.5		
4		
4.5		
5		
5.5		
6		
6.5		
7		
7.5		
8		
8.5		
9		
9.5		
10		

- Şekil 2'deki devrenin montajını yapınız
- Güç kaynağının gerilimini 0 V'dan başlayarak 0.5 V aralıklar ile 10 V'a kadar arttırınız.
- Her gerilim kademesi için Voltmetre ve Ampermetreden okunan değerleri kaydediniz.



Şekil 2.

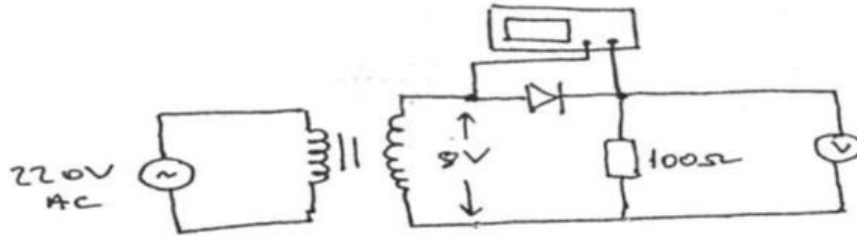
DC Güç Kaynağı (V)	Ampermetre (A)	Voltmetre (V)
0		
0.5		
1		
1.5		
2		
2.5		
3		
3.5		
4		
4.5		
5		
5.5		
6		
6.5		
7		
7.5		
8		
8.5		
9		
9.5		
10		

DENEY RAPORUNDA İSTENENLER:

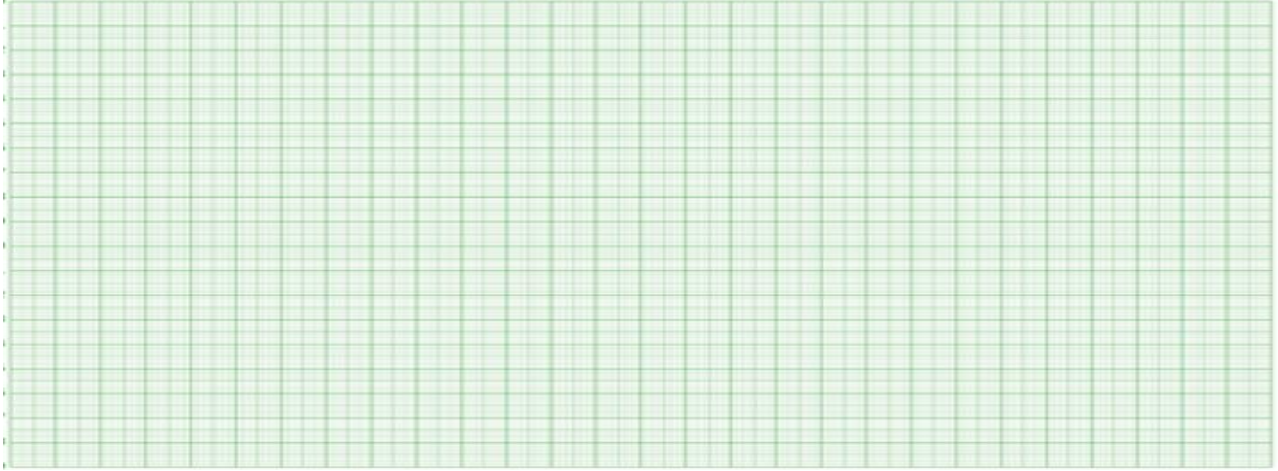
- Diyotun akım gerilim karakteristiğini milimetrik kağıda çiziniz
- Her ölçülen kademe için diyotun statik direncini hesaplayınız.

Deney 2:

- Şekil 3'deki devrenin montajını yapınız
- Osiloskop yardımı ile devrenin giriş çıkış gerilimini inceleyiniz.
- Çıkış gerilimini AC voltmetre ile ölçünüz
- Çıkış gerilimini DC voltmetre ile ölçünüz



Şekil 3.

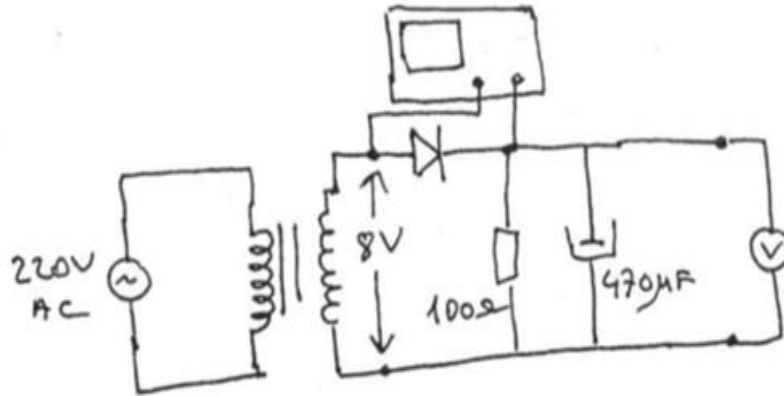


DENEY RAPORUNDA İSTENENLER:

1. Devrenin giriş çıkış işaretini çiziniz
2. AC Voltmetre ile ölçülen değeri hesaplayacağınız teorik değer ile karşılaştırınız.
3. DC Voltmetre ile ölçülen değeri hesaplayacağınız teorik değer ile karşılaştırınız.

DENEY3:

1. Şekil 4'deki devrenin montajını yapınız
2. Osiloskop yardımı ile devrenin giriş çıkış gerilimini inceleyiniz.
3. Çıkış gerilimini AC voltmetre ile ölçünüz
4. Çıkış gerilimini DC voltmetre ile ölçünüz



Şekil 4.



DENEY RAPORUNDA İSTENENLER:

1. Devrenin giriş çıkış işaretini çiziniz
2. AC Voltmetre ile ölçülen değeri hesaplayacağınız teorik değer ile karşılaştırınız.
3. DC Voltmetre ile ölçülen değeri hesaplayacağınız teorik değer ile karşılaştırınız.

KIRPICICI DEVRELER

AMAC

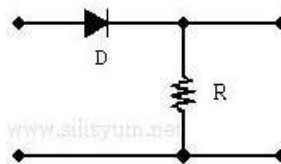
Diyotlarda yapılan bazı uygulamalardan kenetleyici, kırpıcı ve doğrultucu devrelerin anlaşılması, gerçekleştirilmesi ve kullanım yerlerinin kavranması

MALZEME LİSTESİ

1. Sinyal Jeneratörü
2. DC Güç Kaynağı
3. Osiloskop
4. Bread-Board
5. Multimetre
6. 4 adet x Si Diyot 1N4148
7. 1 adet x $10k\Omega$ direnç, 1 adet x $1k\Omega$ direnç, 1 adet x $1M\Omega$ direnç
8. 1 adet x 100nF kondansatör

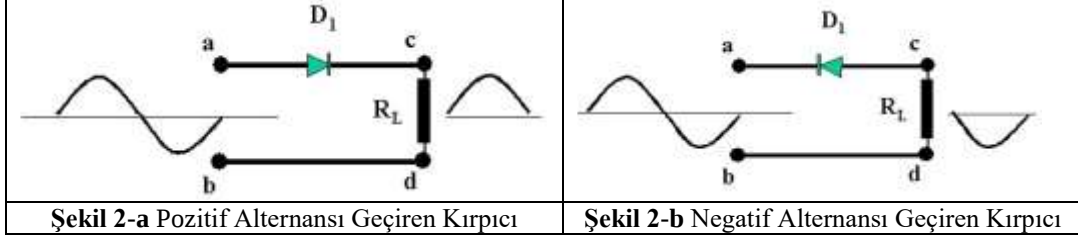
TEORİK BİLGİ

1. **Kırpıcı Devreler:** Girişine uygulanan sinyalin bir bölümünü kırtan devrelere denir. En basit kırpıcı devre, şekil 1 'de görüldüğü gibi yarım dalga doğrultmaç şeklindedir. Diyotun yönüne bağılı olarak giriş sinyalinin pozitif veya negatif alternansı kırtılır. Seri ve paralel kırpıcı olmak üzere 2 tiptedir. Seri kırtıcılara diyot yüke seri, diğesinde ise paraleldir.



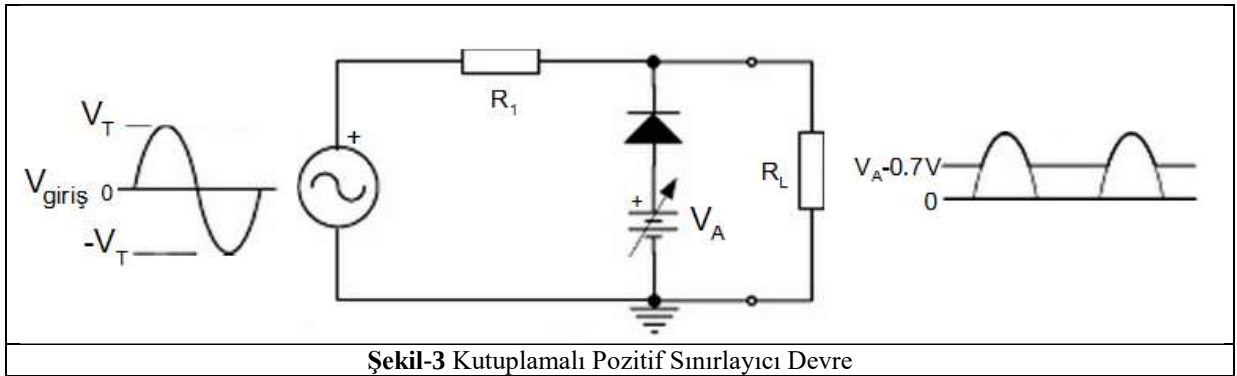
Şekil-1 Kırtıcı Devre

Seri Kırpıcı Devreler: Bazı elektronik devrelerin girişlerine sadece pozitif ya da negatif sinyallerin verilmesi gerekebilir. Bazı devrelerin girişlerine ise sabit genlikte sinyaller verilmesi gerekebilir. O zaman giriş sinyali devreye verilmeden önce uygun kırpıcıdan geçirmek gereklidir. Sadece pozitif ya da negatif sinyalleri geçiren kırpıcılar çıkışında kondansatörü olmayan bir yarım dalga doğrultucudan ibarettir. Bunlara ilişkin örnekler aşağıda verilmiştir.



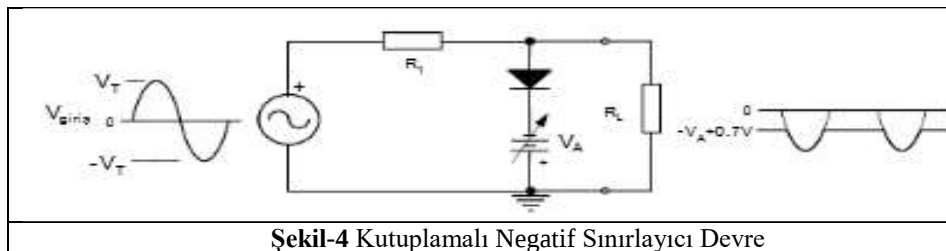
DC Gerilim Seviyeli Seri Kırpıcı Devreler:

Şekil 3'deki devre ise, giriş işaretinin pozitif seviyesini V_A gerilimine bağlı olarak sınırlamaktadır. Giriş işareti, diyotun anoduna bağlanan V_A değerine ulaşana kadar diyot iletimdedir. Bu durumda çıkışta V_A kaynağı görülür. Girişten uygulanan işaret V_A değerinden büyük olduğunda ise diyot ters polarma olarak yalıtıma gidecektir. Diyot yalıtım-da olduğunda devre çıkışında giriş işareti aynen görülecektir. Dolayısıyla giriş işaretinin tüm negatif alternansı boyunca diyot iletimde olduğu için çıkışta V_A kaynağı görülecektir.

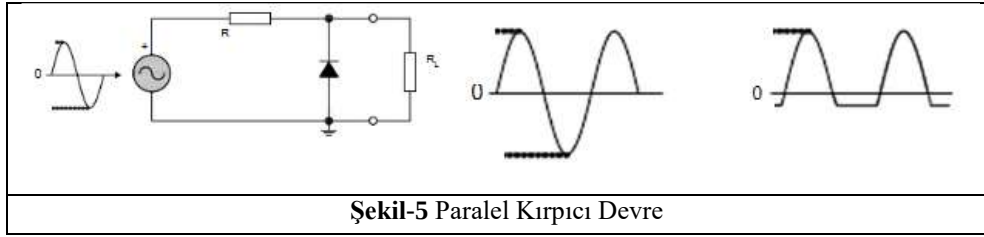


Giriş işaretinin negatif seviyesini istenilen bir değerde sınırlayan devre şeması şekil 4'de verilmiştir. Giriş işaretinin tüm pozitif alternansı boyunca diyot doğru kutuplanır ve iletimdedir. Çıkışta V_A kaynağı olduğu gibi görülür.

Giriş işaretinin negatif alternansı, diyotun katoduna uygulanan V_A geriliminden daha negatif olduğunda ise diyot yalıtıma gidecektir. Diyot yalıtıma gittiğinde giriş işareti aynen çıkışta görülecektir.



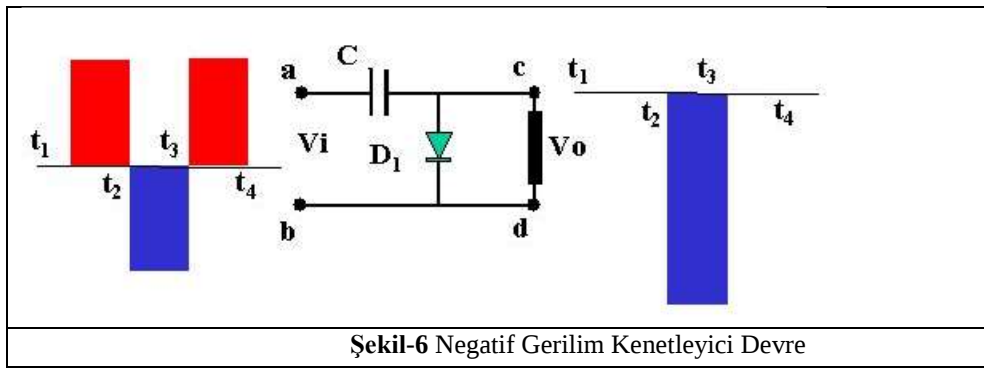
Paralel Kırpıcı Devreler:



Şekil-5 Paralel Kırpıcı Devre

2. Kenetleme Devreleri

Kenetleyici bir AC sinyali farklı bir DC seviyesine çıkarıp kenetleyen yani hep orada kalmasını sağlayan devredir. Aşağıda örnekleri gösterilmektedir.



Şekil-6 Negatif Gerilim Kenetleyici Devre

Yukarıdaki devrenin girişine bir sinyal uygulayalım. t_1 zamanında C kondansatörü boş olduğu için kısa devre gibi davranacak, bundan dolayı diyotun anodu pozitif, katodu ise negatif olacaktır. Yani t_1 - t_2 zamanları arasında diyot iletme geçip kısa devre olacak, çıkış voltajı da 0V olacaktır. Bu arada C kondansatörü sanki girişe uygulanan sinyale paralel bağlanacağı için giriş sinyalinin tepe değerine kadar dolacaktır. t_2 - t_3 zamanları arasında devre girişinin a ucu negatif, b ucu pozitif olacaktır. Bu durumda diyot açık devre olacaktır. Şimdi buraya dikkat edelim. Devrenin çıkışa bağlı b ucu pozitif, a ucu negatif, C kondansatörünün a ucuna bağlı yeri bir önceki şarjdan dolayı pozitif, çıkışa bağlı ucu negatif olacak. Yani giriş sinyali ile C kondansatörü üzerindeki şarj seri bağlı bataryalar olarak davranacaktır. Giriş sinyali ile kondansatör üzerindeki voltajlar toplanacak t_2 - t_3 zamanları arasında çıkış voltajı,

$$V_o = (-V_i) + (-VC)$$

olacaktır. C üzerindeki şarj giriş voltajına eşit olacağı için çıkış voltajı da t_2 - t_3 zamanları arasında

$$V_o = 2 \times (-V_i)$$

olacaktır.

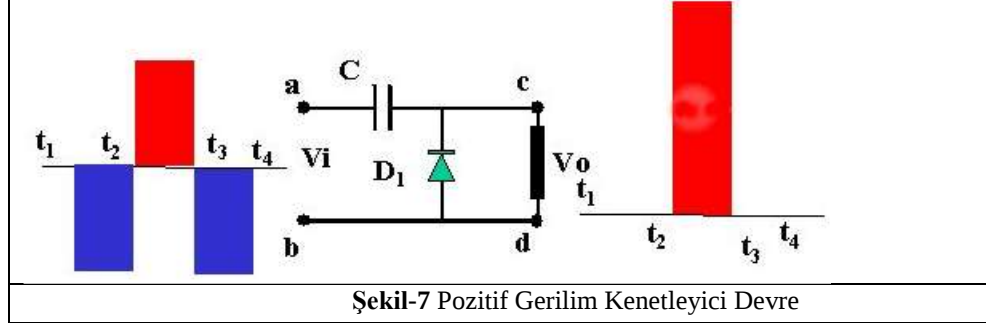
t_3 - t_4 zamanları arasında a ucu tekrar pozitif, b ucu da negatif olacaktır. C kondansatörü üzerindeki gerilim boşalmayacağı (aslında çok azda olsa boşalır, fakat bu çok önemli değildir) için kondansatör ile giriş geriliminin toplamı çıkışta, çıkış voltajı olarak görülecektir. Bu değer,

$$V_o = (V_i) + (-VC)$$

$$V_i = V_c$$

olacağı için çıkış voltajı da 0 volt olacaktır. Görüldüğü gibi, giriş voltajının seviyesini negatif olarak kaydirdık.

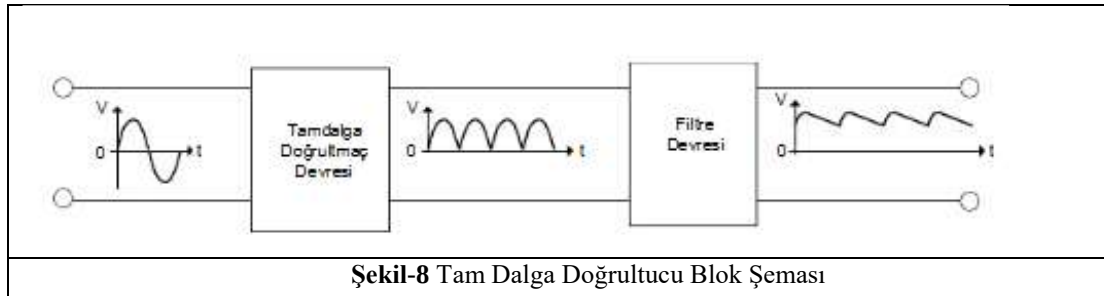
Yukarıdaki devredeki diyotun yönünü ters çevirerek çıkış gerilimini pozitif yöne kaydırabiliriz. Böyle bir devrenin şekli aşağıda görülmektedir.



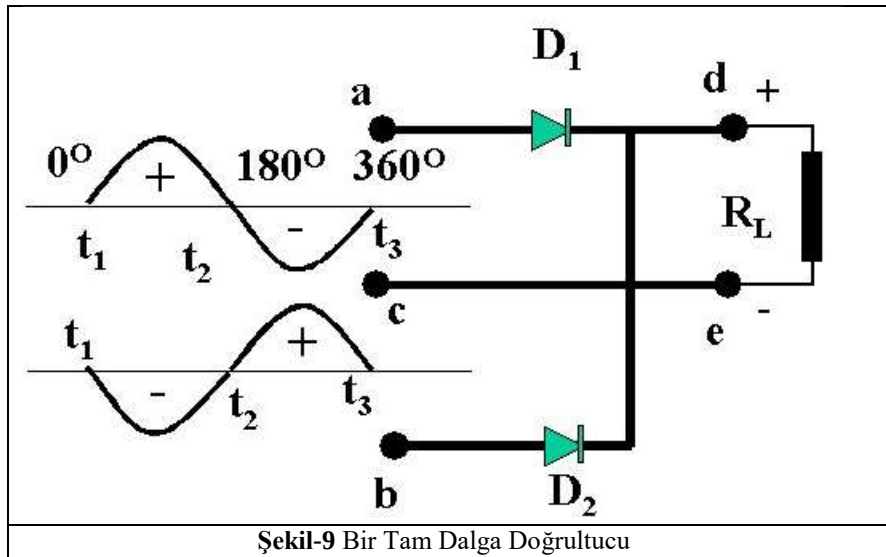
3. Tam Dalga Doğrultma:

Doğrultucu bir ya da daha fazla yarı iletken elemandan (örneğin diyot) oluşan alternatif akımı doğru akıma çevirmek için kullanılan elektriksel bir devredir. AC'yi doğrultmak için tek bir diyot kullanıldığı zaman (dalga formunun negatif ya da pozitif tarafını bloklayarak) doğrultucu AC'yi DC'ye çeviren bir diyod olarak tanımlanır.

Doğrultma alternatif akım (AC)'in doğru akıma (DC) döndürülmesi işlemidir. Bütün doğrultucular, tek bir diyot ile mümkün olan AC'yi DC'ye dönüştürme işlemini daha verimli yapabilmek için birden fazla diyotun belirli bir şekilde birbirine bağlanmasıyla yapılır. Doğrultma işlemi ÖZEL olarak yarı iletken diyotlar üzerinden gerçekleştirilir. Yarı iletken elemanlardan oluşan doğrultucular geliştirilmeden önce vakum tüpleri kullanılırdı.



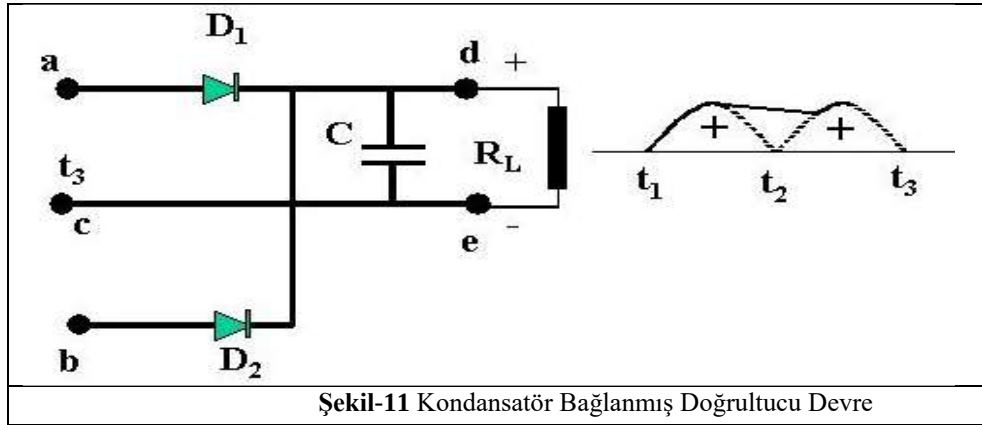
Şimdi tam dalga doğrultma işlemini adım adım inceleyelim.



Şekil dikkatli incelenirse iki adet yarım dalga doğrultucudan oluştuğu rahatlıkla görülmektedir. Yarım dalga doğrultucudan hatırlayacağınız gibi diyotlar girişteki sinyalin her pozitif bölümünde iletme geçmektedir. Yani t_1 ve t_2 zamanları arasında D_1 diyotu t_2 ve t_3 zamanları arasında D_2 diyotu iletme geçmektedir. Yük direnci üzerindeki dalga şekli aşağıdaki gibi olur.



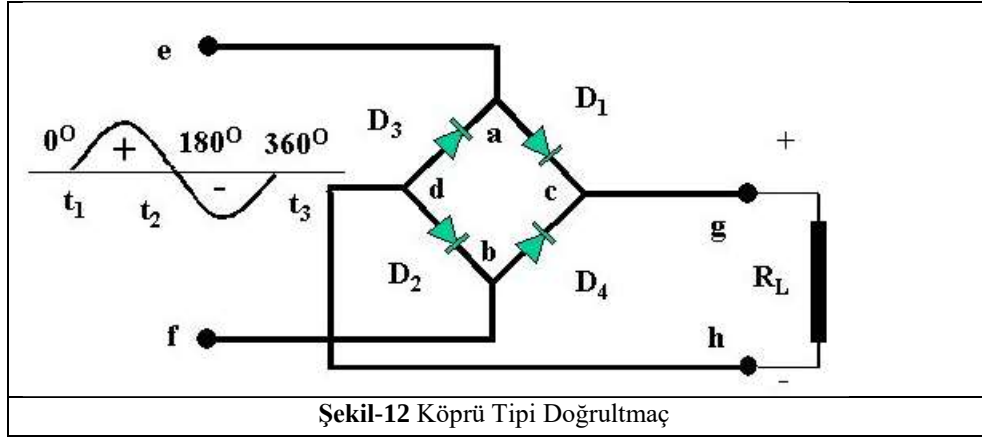
Yukarıdaki tam dalga doğrultucunun çıkış dalga şekli ile yarım dalga doğrultucunun çıkış dalga şekilleri arasındaki fark, yarım dalga doğrultucuda olan boşlukları tam dalga doğrultucuda olmayışıdır. Şimdi doğrultucunun çıkış uçları arasına bir kondansatör koyalım.



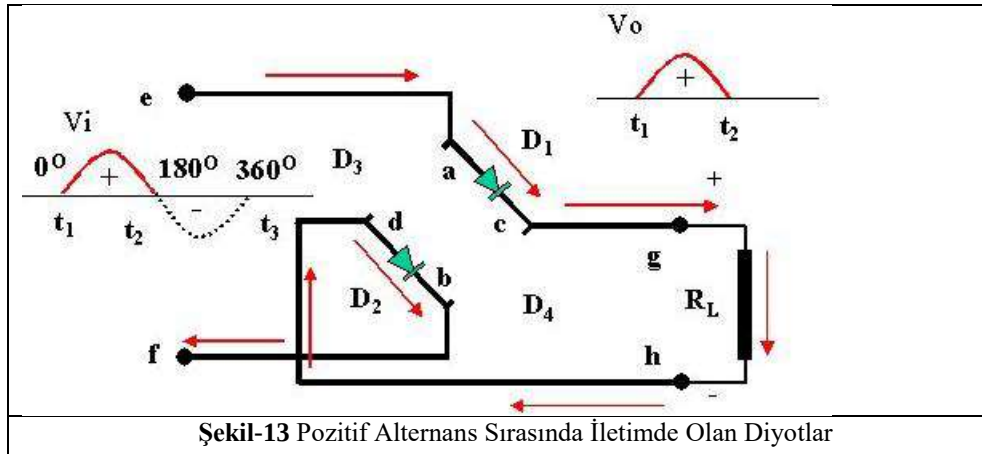
İki diyotlu tam dalga doğrultucunun önemli bir dezavantajı vardır; Her alternansta transformatör sekonderinin bir yarısından yararlanılmaktadır. Bu durum da transformatörün boyutları büyüdüğünden maliyeti artmakta, çok yer kaplamakta ve çok ısınmaktadır. Köprü doğrultucular ise aslında tam dalga doğrultucu özelliğinde olup sadece giriş gerilim kaynağı tam dalga doğrultucu gibi ortası sıfırlı olmayıp, tek bir AC kaynak ile beslenmektedir. Aşağıdaki şekilde köprü doğrultucu görülmektedir.

Köprü tipi doğrultucuların avantajları:

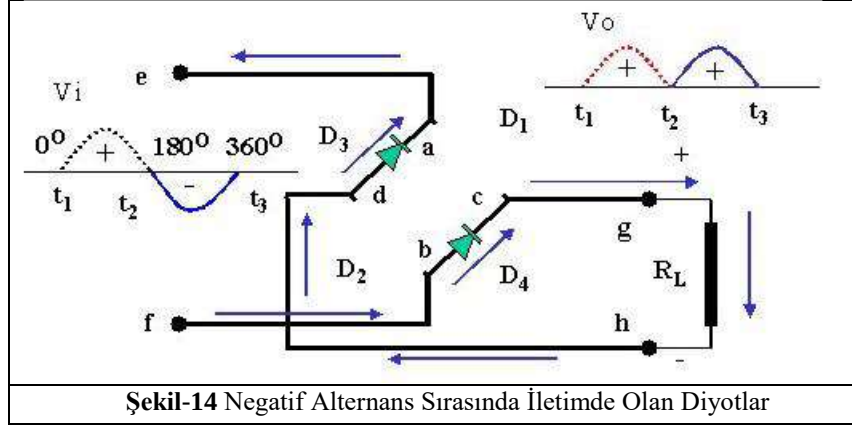
1. İki diyotlu tam dalga doğrultuculara göre daha küçük transformatör kullanılabileceğinden, maliyet, yer, ısınma bakımından avantaj sağlanır.
2. Dört diyot bir gövde üzerinde hazırlandığından montaj kolaylığı olmalıdır.



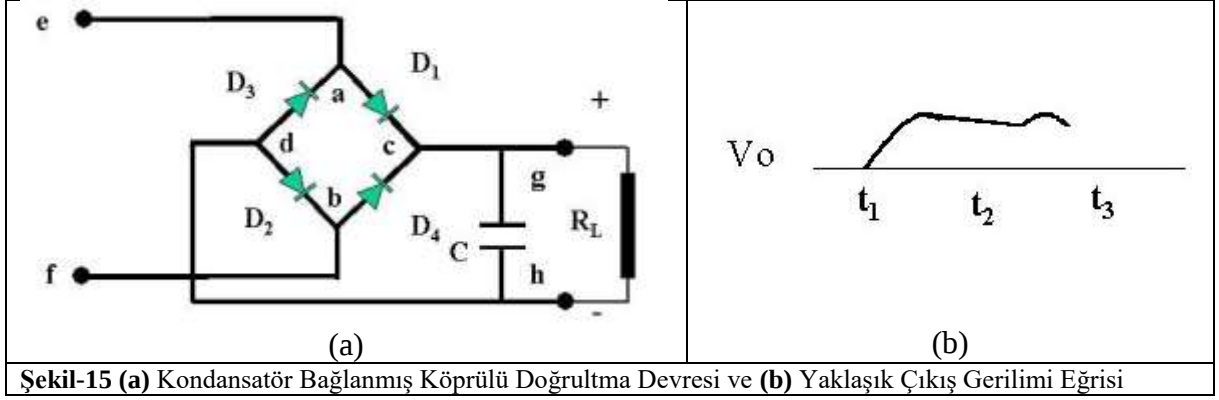
Yukarıdaki devrenin girişine (e-f uçları arasında) bir alternatif gerilim uygulayalım. t_1 zamandan itibaren pozitif yönde yükselmeye başlayan giriş gerilimi, a ucunu pozitif b ucunu da negatif yapacaktır. Bu anda a ucuna bağlı diyotlardan D1 diyotunun anodu, D3 diyotunun da katodu pozitif olacaktır. Aynı şekilde b ucuna bağlı diyotlardan D2 diyotunun katodu negatif, D4 diyotunun da anodu negatif olacaktır. Dikkat edilirse D1-D4 diyotlarının katotlarının birleştiği c noktası ile D3-D2 diyotlarının anotlarının birleştiği d noktaları arasında bir yük direnci bağlanmıştır. (Yük direnci bizim kullandığımız elektronik bir devre olabileceği gibi şekildeki hali ile bir direnç de olabilir.) Anodu pozitif olan D1 diyotu ile katodu negatif olan D2 diyotu üzerinden bir akım akmaya başlar. Akan akım yük direncinin üst ucundan girip alt ucunda çıktığı için yük direncinin üst ucunu pozitif, alt ucunu da negatif yapacaktır. D1 ve D2 diyotları üzerinden akan akım t_1 - t_2 zamanı boyunca yani a noktasının pozitif, b noktasının negatif olduğu sürece devam edecektir. Bu durum aşağıdaki şekilde görülmektedir.



t_2 zamanda sıfır volt değerine düşen giriş gerilimi hemen negatif yönde yükselmeye başlayacaktır. t_2 zamandan itibaren negatif yönde yükselmeye başlayan giriş gerilimi, a ucunu negatif b ucunu da pozitif yapacaktır. Bu anda a ucuna bağlı diyotlardan D1 diyotunun anodu, D3 diyotunun da katodu negatif olacaktır. Aynı şekilde b ucuna bağlı diyotlardan D2 diyotunun katodu pozitif, D4 diyotunun da anodu pozitif olacaktır. Anodu pozitif olan D4 diyotu ile katodu negatif olan D3 diyotu üzerinden bir akım akmaya başlar. Akan akım yük direncinin üst ucundan girip alt ucunda çıktığı için yük direncinin üst ucunu pozitif, alt ucunu da negatif yapacaktır. D4 ve D3 diyotları üzerinden akan akım t_2 - t_3 zamanı boyunca yani a noktasının negatif, b noktasının pozitif olduğu sürece devam edecektir. Bu durum aşağıdaki şekilde görülmektedir.



Çıkış gerilimin doğru akım (DC) şeklinde olabilmesi için yük direncine paralel bir kondansatör koyarsak çıkış dalga şekli ve devre aşağıdaki gibi olur.

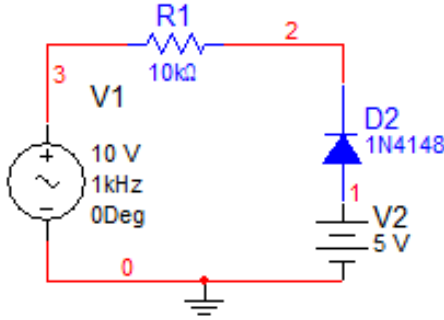


UYGULAMALAR

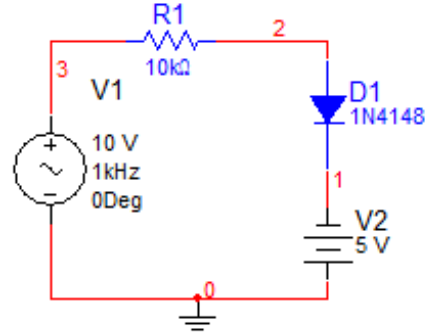
Uygulama – 1:

DC gerilim seviyeli seri kırpıcı devrenin çalışma prensibinin anlaşılması

İşlem Basamakları:



Şekil – 1



Şekil – 2

- 1- Şekil-1'deki devrenin montajını yapınız.
- 2- Devrenin giriş ve çıkış işaretlerini osiloskopta inceleyiniz.
- 3- Kaynak gerilimini sinyal jeneratöründen 20 Vpp, 1 KHz ve kare dalga olarak ayarlayınız.
- 4- V2 gerilimini 0 V' den başlayarak 1 V aralıklarla 5 V'a kadar arttırınız.
- 5- Her bir V2 gerilim değeri için Vçıkış geriliminin değişimini osiloskopta gözlemleyiniz.
- 6- Şekil-2'deki devrenin montajını yapınız.
- 7- V2 gerilimini 0 V' den başlayarak 1 V aralıklarla 5 V'a kadar arttırınız.
- 8- Her bir V2 gerilim değeri için Vçıkış geriliminin değişimini osiloskopta gözlemleyiniz.

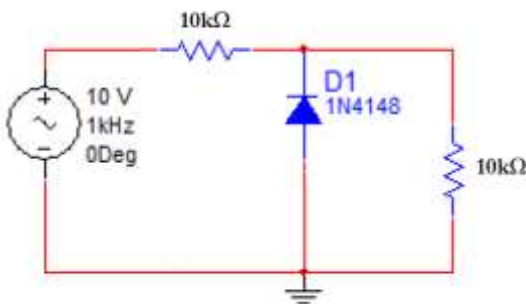
İstenenler:

1. Devrenin giriş ve çıkış işaretlerini $V_a=5V$ için çiziniz.
2. Devrenin çalışma prensibini matematiksel olarak çıkarıp yaptığınız analitik çözümü deneysel sonuçlarla karşılaştırınız ve yorumlayınız.

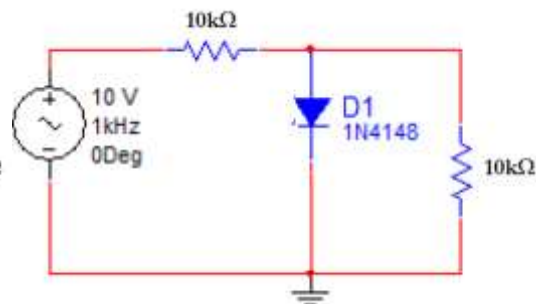
Uygulama – 2:

DC gerilim seviyeli paralel kırpıcı devrenin çalışma prensibinin anlaşılması

İşlem Basamakları:



Şekil -1



Şekil-2

- 1- Şekil-1'deki devrenin montajını yapınız.
- 2- Devrenin giriş ve çıkış işaretlerini osiloskopta inceleyiniz.
- 3- Kaynak gerilimini sinyal jeneratöründen 20 Vpp, 1 KHz ve kare dalga olarak ayarlayınız.
- 4- Şekil-2'deki devrenin montajını yapınız.

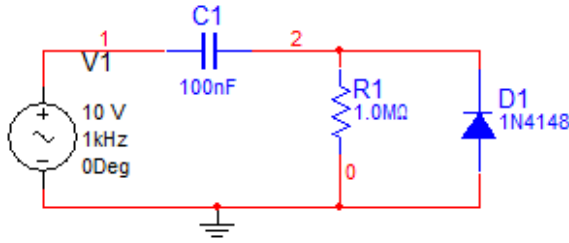
İstenenler:

1. Devrenin giriş ve çıkış işaretlerini çiziniz.
2. Devrenin çalışma prensibini matematiksel olarak çıkarıp yaptığınız analitik çözümü deneysel sonuçlarla karşılaştırınız ve yorumlayınız.

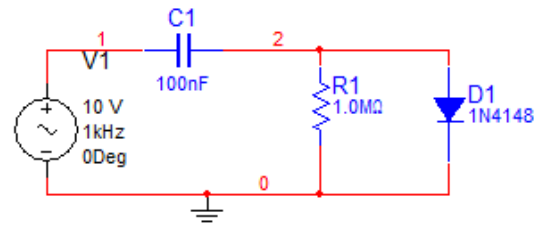
Uygulama – 3:

Kenetleme devresinin çalışma prensibinin anlaşılması

İşlem Basamakları:



Şekil -1



Şekil-2

- 1- Şekil-1'deki devrenin montajını yapınız.
- 2- Kaynak gerilimini sinyal jeneratöründen 20 Vpp, 1 KHz ve kare dalga olarak ayarlayınız.
- 3- Devrenin giriş ve çıkış işaretlerini osiloskopta inceleyiniz.
- 4- Şekil-2'deki devrenin montajını yapınız.
- 5- Devrenin giriş ve çıkış işaretlerini osiloskopta inceleyiniz.

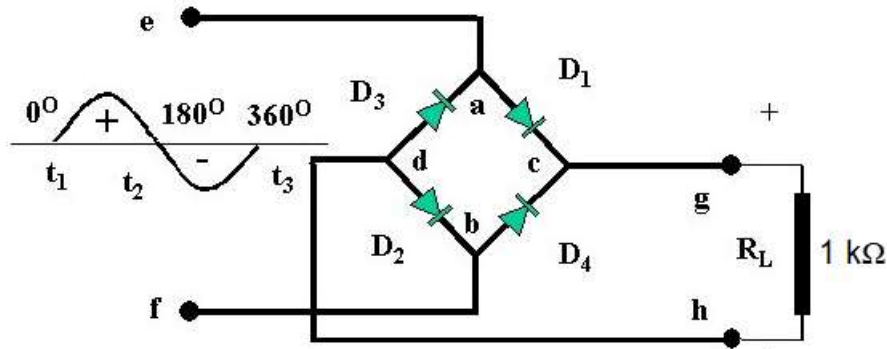
İstenenler:

1. Devrenin giriş ve çıkış işaretlerini çiziniz.
2. Devrenin çalışma prensibini matematiksel olarak çıkarıp yaptığınız analitik çözümü deneysel sonuçlarla karşılaştırınız ve yorumlayınız.

Uygulama – 4:

Tam dalga doğrultucu devrenin çalışma prensibi

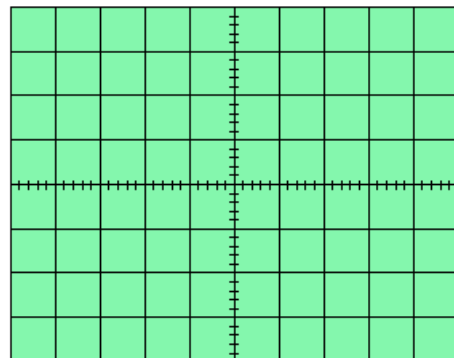
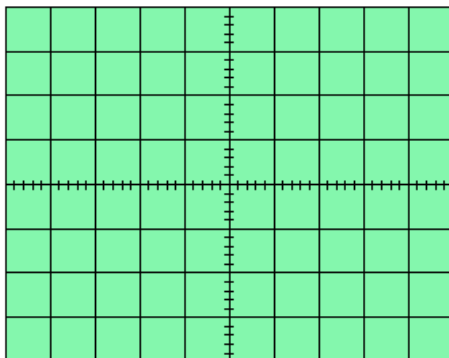
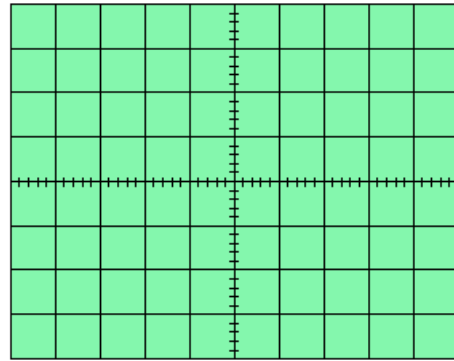
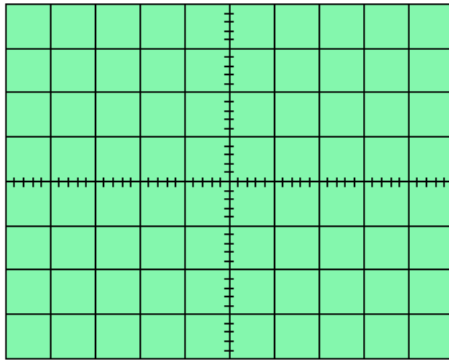
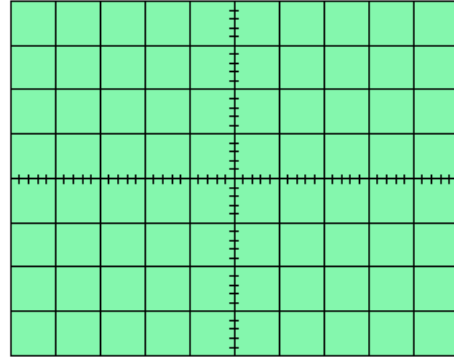
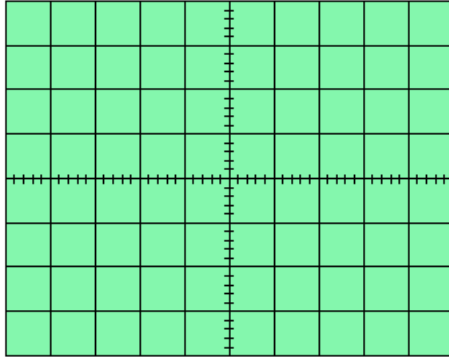
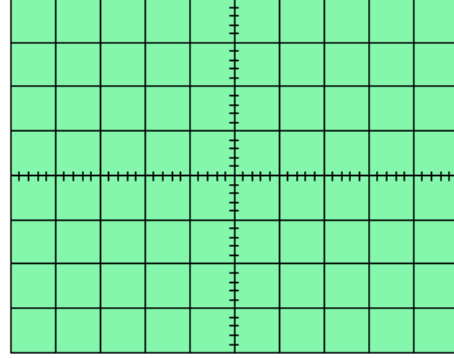
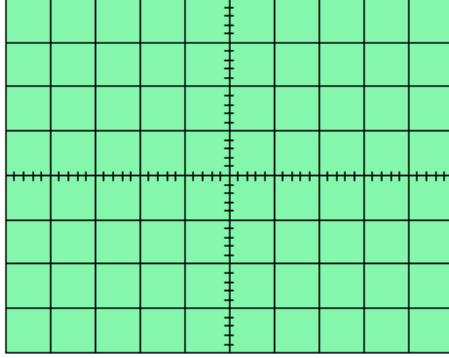
İşlem Basamakları:



- 1- Şekildeki devrenin montajını yapınız.
- 2- Kaynak gerilimini sinyal jeneratöründen 20 Vpp, 1 KHz ve kare dalga olarak ayarlayınız.
- 3- Devrenin giriş ve çıkış işaretlerini osiloskopta inceleyiniz.

İstenenler:

1. Devrenin giriş ve çıkış işaretlerini çiziniz.
2. Devrenin çalışma prensibini yorumlayınız.



Zener Diyot

AMAC

1. Zener diyodun I-V karakteristiğini oluşturmak.
2. Zener diyodun voltaj regülatörü olarak kullanılışını görmek.
3. Zener diyodun regülasyon çizgisini ve zener diyot regülatörün çıkış direncini ölçmek.

MALZEME LİSTESİ

1. 6V8 1/2W Zener Diyot
2. 0– 15 V arasında ayarlı DC güç kaynağı
3. Dirençler: 1–10 K Ω , 1–8.2 K Ω , 1–6.8 K Ω , 1–4.7 K Ω , 1–2.2 k Ω , 1–1K Ω , 1–100 Ω
4. Ölçü aleti

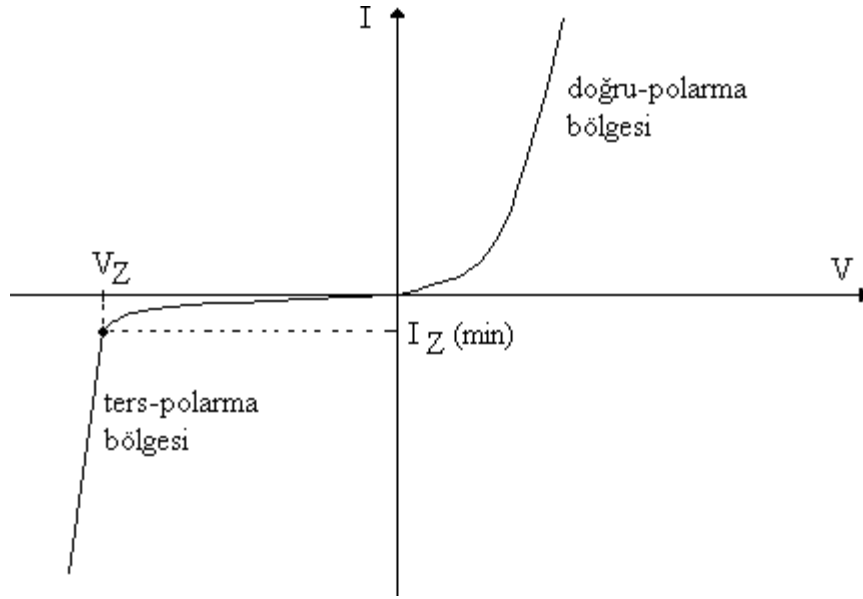
TEORİK BİLGİ

Eğer yarı iletken bir diyot üzerine uygulanan ters gerilim, diyot kırılma noktası adı verilen değere ulaşırsa, bundan böyle diyodun bu yönde akım geçirmediği oldukça zorlaşır. Fakat bu durum diyot için belirlenmiş güç kaybı değerine ulaşana dek, diyoda zarar vermez.

Diyodun kırılma geriliminin değeri, üretim aşamasında diyodun oluşturulacağı yarı iletken maddenin (Silisyum, Germaniyum) katkı oranı ile ilgilidir. Sıradan diyotlardan farklı olarak zener diyotlar, daha fazla katkı oranına sahiptirler. Çünkü zener diyotlar -özellikle ters kırılma bölgesinde- üzerinde düşen gerilim, diyottan geçen akımın değişmesine rağmen sabit kalacak şekilde tasarlanmışlardır. Bu özelliğinden dolayı zener diyotlar, sabit gerilimin gerekli olduğu voltaj regülatörü uygulamalarında kullanılmaktadır. Şekil 1’de tipik bir I-V karakteristik eğrisi ve eğri üzerindeki V_Z ile işaretlenmiş kırılma gerilimi görülmektedir. Sıradan diyotlar ile zener diyodun ileri yönde kutuplanmış bölgelerinin farklı olmadığına dikkat ediniz.

Şekil 1’deki gibi bir karakteristiğe sahip bir zener diyot, ideal olarak adlandırılır. Çünkü şekilden de anlaşıldığı gibi geri veya ters yönde kutuplanmış bölgedeki karakteristiği tamamen dik bir çizgidir. Bu durumda, kırılma bölgesinde diyot üzerinden geçen akım değişse dahi V_Z kesinlikle sabit kalacaktır. Diğer bir deyişle $\Delta V_Z / \Delta I_Z = 0$ olacaktır. Kırılma bölgesinde zener diyodun direnci aşağıdaki formül kullanılarak bulunabilir:

$$Z = \frac{\Delta V_Z}{\Delta I_Z}$$



Şekil-1

Pratikte zener diyotların direnci sıfır değildir. Ancak voltaj regülatörü olarak kullanımına izin verebilecek kadar da küçüktür.

Şekil 4'te zener diyot kullanılarak oluşturulmuş bir voltaj regülatörü devresi görülmektedir. Diyot ters-polarma bölgesinde çalışmaktadır ve yük üzerinde düşen gerilim de V_Z gerilimine eşittir. Devrenin düzgün bir şekilde çalışması için, diyodu sürekli kırılma bölgesinde tutacak yeterince büyük ve ters bir akım değerine gerek duyulmaktadır.

Aşağıda sıralanan tüm özellikler zener diyot kullanılarak tasarlanacak bir voltaj regülatörü devresinde mutlaka göz önünde bulundurulmalıdır:

1. şart: Giriş gerilimi E , (burada E gerilimi, dalgalanmalara sahip düzensiz bir girişi temsil etmektedir) diyot ve yük direnci üzerinden akacak kırılma akımını sağlayabilecek yeterli büyüklüğe sahip olmalıdır.

2. şart: R_L yük direncinin değeri üzerinden tüm akımı akatılabilecek kadar küçük bir değere sahip olmamalıdır. Çünkü böyle bir durumda R_L kısa devre gibi olacak ve diyot üzerinden hiç bir akım akmayacaktır. Dolayısıyla diyot kırılma bölgesinden uzaklaşacaktır.

3. şart: Zener diyodun güç kaybı, ($P_Z = V_Z I_Z$) üretici firmanın belirlediği değeri aşmamalıdır. (Eğer yük açık devre olursa yani değeri çok büyükse tüm akım diyottan geçeceğinden zener zarar görebilir.)

1. ve 2. şartlar, E ve R_L değerinin büyük olması; fakat bunun yanında 3. şartta bu iki değerin küçük olması konusunda kısıtlamalar getirmektedir. Şekil 4'teki R_S direnci tüm şartların oluşturulmasında kritik bir rol üstlenmiştir. Aşağıdaki eşitlik R_S direnci için geçerli aralığın hesaplanmasında kullanılmaktadır:

$$\frac{E_{max} - V_Z}{I_{Z(max)} + V_Z/R_{L(max)}} \leq R_S \leq \frac{E_{min} - V_Z}{I_{Z(min)} + V_Z/R_{L(min)}}$$

Burada;

E (min) ve E (max) düzensiz dalgalanan gerilimin minimum ve maksimum değerlerini,

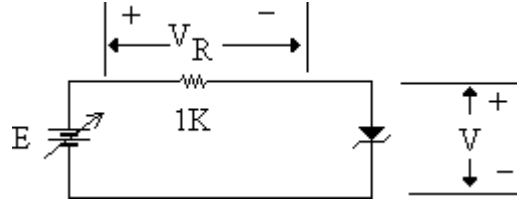
I_Z (min) diyodu kırılma noktasında sabit tutmak için gerekli ters akımın minimum değerini, (Şekil 1'e bakınız)

I_Z (max) diyodun üretim safhasında belirlenmiş olan güç harcamasını aşmayacak şekilde diyot üzerinden geçebilecek maksimum akım değerini, I_Z (max) $\leq P_Z / V_Z$

R_L (min) ve R_L (max) yük direncinin maksimum ve minimum değerlerini temsil etmektedir.

İŞLEM BASAMAKLARI

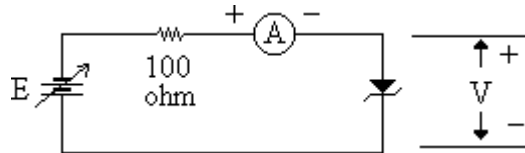
1. Zener diyodun doğru-kutuplama karakteristiğini çıkarmak için aşağıdaki devreyi kurunuz.



Şekil-1

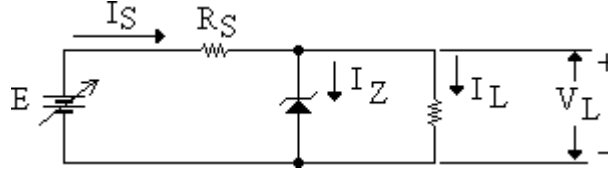
2. Uygulanan E gerilimini, zener diyot üzerinde düşen gerilim değeri V'nin Tablo 1'deki her bir değeri için ayarlayınız. Her bir V değeri için, direnç üzerinde düşen gerilimi ölçünüz. (Direnç üzerinde düşen gerilim zener diyot üzerinden geçen akımın hesaplanmasında kullanılacaktır.)

3. Zener diyodun ters-kutuplama karakteristiğini çıkarmak için dc güç kaynağının yönünü ters çeviriniz. Ayrıca Şekil . 'den de gözüktüğü üzere 1K Ω 'luk direnci 100 Ω 'luk dirençle yer değiştiriniz.



Şekil-2

4. E gerilimini, Tablo 2’de yer alan zener diyot üzerinden geçen akım değerlerini elde edecek şekilde ayarlayınız. I_Z ’nin her bir değeri için zener diyot üzerinde düşen V gerilimini ölçünüz.
5. Zener diyotun voltaj regülatörü olarak nasıl kullanıldığını görmek amacıyla aşağıdaki devreyi kurunuz.



Şekil-3

6. Regülasyon çizgisini belirlemek için, $R_L=10\text{ K}\Omega$ ve $E=10\text{ V}$ yapınız. Tablo 3’teki her bir E değeri için 6. basamağı tekrarlayınız.
7. Regülatörün çıkış direncini belirlemek amacıyla, yine $R_L=10\text{ K}\Omega$ ve $E=10\text{ V}$ yapınız. Daha sonra V_L yük gerilimini ölçünüz ve bu ölçme işlemini Tablo 4’te sıralanmış tüm R_L değerleri için tekrarlayınız.

SORULAR

1. Tablo 1 ve 2’deki ölçüm sonuçlarından faydalananarak, milimetrik kâğıda zener diyotun doğru-kutuplama karakteristiğini çiziniz.
2. $I_Z=5\text{ mA}$ ve $I_Z=30\text{ mA}$ arasındaki ters kırılma bölgesindeki Z_Z zener diyot empedansını hesaplayınız.
3. Tablo 3’teki ölçüm sonuçlarından faydalananarak, Şekil 4’teki voltaj regülatöründeki

$\frac{\Delta V_L}{\Delta E}$ regülasyon yüzdesini hesaplayınız.

4. Tablo 4’teki ölçüm sonuçlarından faydalananarak, voltaj regülatörünün $\frac{\Delta V_L}{\Delta I_L}$ çıkış direncini (tüm ölçüm aralığında) hesaplayınız.
5. Tablo 4’teki her bir yük direnci için zener diyot tarafından harcanan gücü bulunuz. Hesapladığınız değerlere bakarak, bu değerlerden diyotun harcama gücünü aşan olup olmadığını kontrol ediniz.
6. Şekil 4’te kullanılan R_S direncinin, seçilen yük direnci ve giriş gerilimi için uygun bir değer olup olmadığını değerlendiriniz. $I_Z(\text{min})$ değerini 1. sorunun cevabı olarak çizdiğiniz grafik üzerinden belirleyiniz.

TABLO 1

V(Volt)	VR (Volt)	$I = \frac{V_R}{R}$
0.1		
0.3		
0.5		
0.6		

TABLO 2

I	V (Volt)
50 μ A	
100 μ A	
1 mA	
5 mA	
10 mA	
15 mA	
20 mA	
30 mA	

TABLO 3

V(Volt)	V _L (Volt)
10	
11	
13	
15	

TABLO 4

R _L	V _L (Volt)	$I_L = \frac{V_L}{R_L}$	$I_S = \frac{E - V_L}{R_S}$	$I_Z = I_S - I_L$	$P_Z = V_L I_Z$
10 K Ω					
8.2 K Ω					
6.8 K Ω					
4.7 K Ω					
2.2 K Ω					

Transistör Kutuplama Devreleri

AMAC:

1. Üç farklı transistör kutuplama devresinin incelenmesi
2. Laboratuvarda yapılan ölçümlere dayanarak a) Basit devre b) Geri beslemeli devre c) Emiter dirençli devre bağlantılarının giriş ve çıkış karakteristiklerini çıkarmak.
3. Basit, Geri beslemeli, Emiter dirençli devre bağlantı şekillerinin akım kazançlarını incelemek.

MALZEME LİSTESİ:

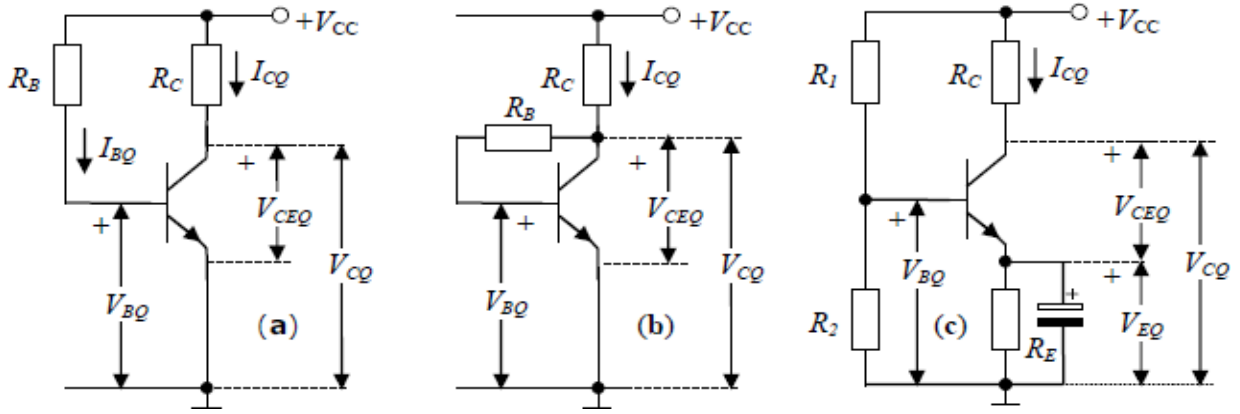
1. Bread Board
2. Multimetre
3. Sinyal jeneratörü
4. Osiloskop
5. BC547 transistör
6. Dirençler (Hesaplama sonucu öğrenci tarafından seçilecek)
7. 10 μ F kondansatör

TEORİ BİLGİ:

İki kutuplu transistörleri belirli bir çalışma noktasını sağlamak için çeşitli devreler kullanılır. Her devrenin iyi veya kötü tarafları vardır. Tablo 1’de en çok kullanılan üç tip kutuplama devresi verilmiş ve her birinin iyi ve kötü tarafları özetlenmiştir.

	<i>Devre</i>	<i>İyi yönleri</i>	<i>Kötü yönleri</i>
(a)	Basit Devre	Yüksek kazanç Büyük çıkış gerilimi	Isıl kararlılığı kötü
(b)	Geri beslemeli devre	Isıl kararlılığı iyi Büyük çıkış gerilimi	Düşük kazanç
(c)	Emetör dirençli devre	Isıl kararlılığı iyi Yüksek kazanç	Küçük çıkış gerilimi

Tablo 1. Kutuplama devreleri ve özellikleri



Şekil 1. a) Basit devre b) Geri beslemeli devre c) Emiter dirençli devre

Bu devredeki direçleri hesaplamak için önce devrenin çalışma noktası (V_{CEQ} , I_{CQ}) belirlenir. Şekil a'daki basit devrede;

$$R_C = \frac{V_{CC} - V_{CEQ}}{I_{CQ}}$$

$$R_B = \frac{V_{CC} - 0,6}{I_{BQ}} = \frac{V_{CC} - 0,6}{I_{CQ}} \beta_F$$

Şekil b'deki geri beslemeli devrede;

$$R_C = \frac{V_{CC} - V_{CEQ}}{I_{CQ}}$$

$$R_B = \frac{V_{CEQ} - 0,6}{I_{BQ}} = \frac{V_{CEQ} - 0,6}{I_{CQ}} \beta_F$$

Şekil c'deki emiter dirençli devrede;

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{EQ}}{I_{CQ}}$$

$$R_{B1} = \frac{V_{CC} - V_{BQ}}{10I_{BQ}} = \frac{V_{CC} - V_{EQ} - 0,6}{10I_{BQ}} = \frac{V_{CC} - |V_{EQ} - 0,6|}{10I_{CQ}} \beta_F$$

$$R_{B2} = \frac{V_{BQ}}{10I_{BQ}} = \frac{V_{EQ} + 0,6}{10I_{BQ}} = \frac{V_{EQ} + 0,6}{10I_{CQ}} \beta_F$$

Yüksek gerilim kazancı elde edilmesi için R_E direncinin, büyük değerli C_E kondansatörü ile köprülenmesi gerekir.

DENEYDEN ÖNCE YAPILACAK HESAPLAMALAR:

Şekil 1’deki devreler için $V_{CC}=12\text{ V}$ kaynak geriliminde $V_{CEQ}=6\text{V}$, $I_{CEQ}=33\text{mA}$ çalışma noktasını sağlayacak şekilde direnç değerlerini hesaplayınız. ($\beta=300$ alınız)

(a) Devresi
 $R_C=$
 $R_B=$

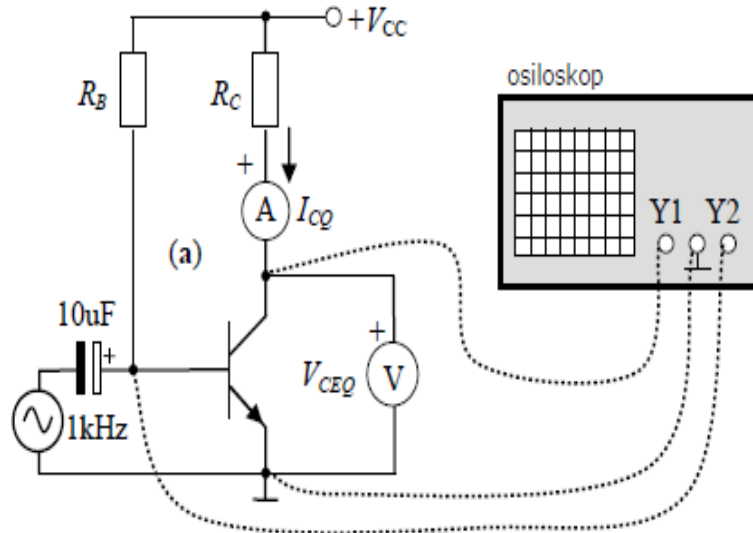
(b) Devresi
 $R_C=$
 $R_B=$

(c) Devresi
 $R_C=$
 $R_E=$
 $R_{B1}=$
 $R_{B2}=$

DENEYİN YAPILIŞI VE İŞLEM ADIMLARI:

Deney 1:

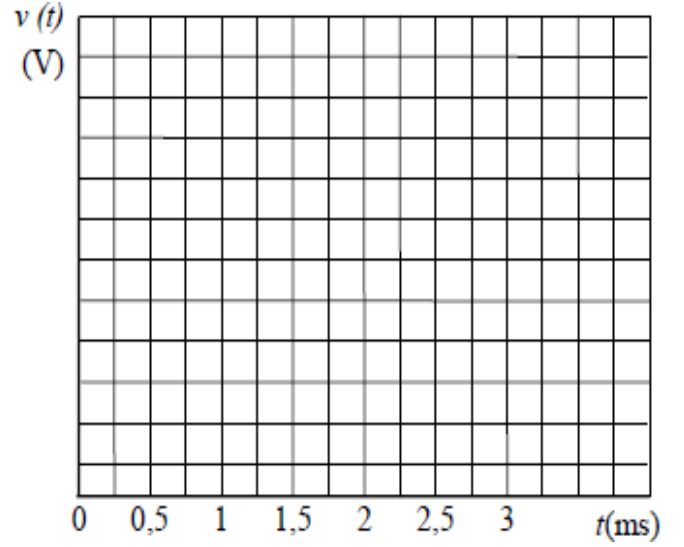
1. Şekil 2’deki devreyi hesapladığınız değerler ile kurunuz.
2. Transistörün çalışma noktasını (kollektör gerilimini ve akımını ölçünüz)
3. Devrenin girişine bağlantı transistörü üzerinden bir sinyal üretici bağlayıp 500 Hz’lik sinüs gerilimi uygulayınız. Devrenin giriş ve çıkışına osiloskop bağlayarak dalga şeklini inceleyiniz. Çıkıştaki dalga şeklinde gözle görülebilir bir bozulma olana kadar giriş gerilimini arttırınız. Sonra giriş gerilimini bozulmanın görülmediği bir değere kadar azaltınız.



Şekil 2. Basit Devre

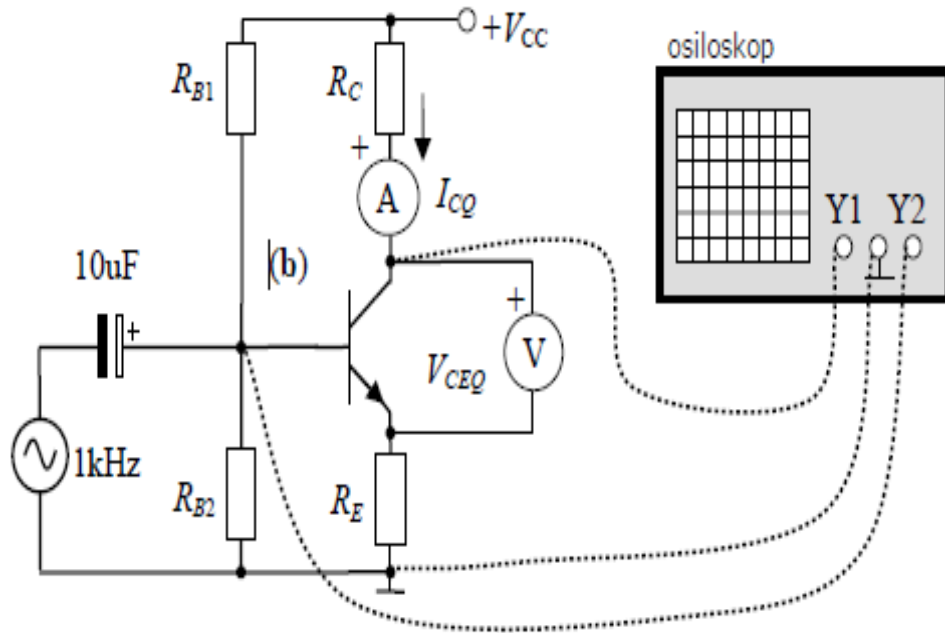
Tablo 2. Basit Devresi

	V_{CEQ}	I_{CEQ}
Hesaplanan		
Deney		



Deney 2:

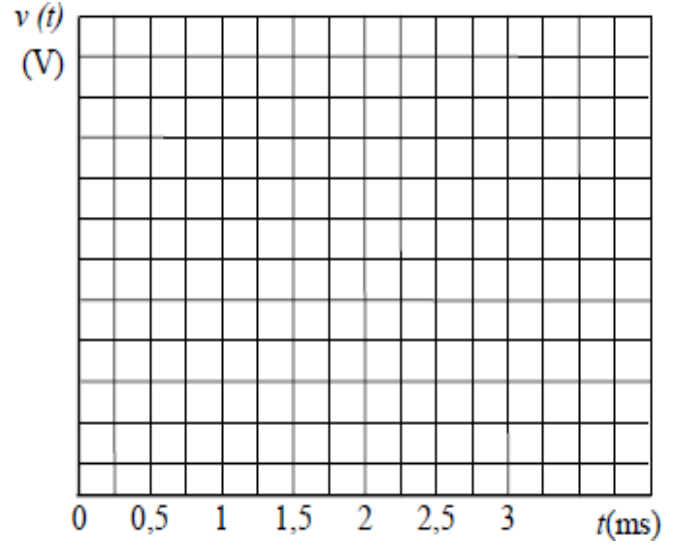
1. Şekil 3'deki devreyi hesapladığınız değerler ile kurunuz.
2. Transistörün çalışma noktasını (kollektör gerilimini ve akımını ölçünüz)
3. Devrenin girişine bağlantı transistörü üzerinden bir sinyal üretici bağlayıp 500 Hz'lik sinüs gerilimi uygulayınız. Devrenin giriş ve çıkışına osiloskop bağlayarak dalga şeklini inceleyiniz. Çıkıştaki dalga şeklinde gözle görülebilir bir bozulma olana kadar giriş gerilimini arttırınız. Sonra giriş gerilimini bozulmanın görülmediği bir değere kadar azaltınız.



Şekil 3. Emiter Dirençli Devre

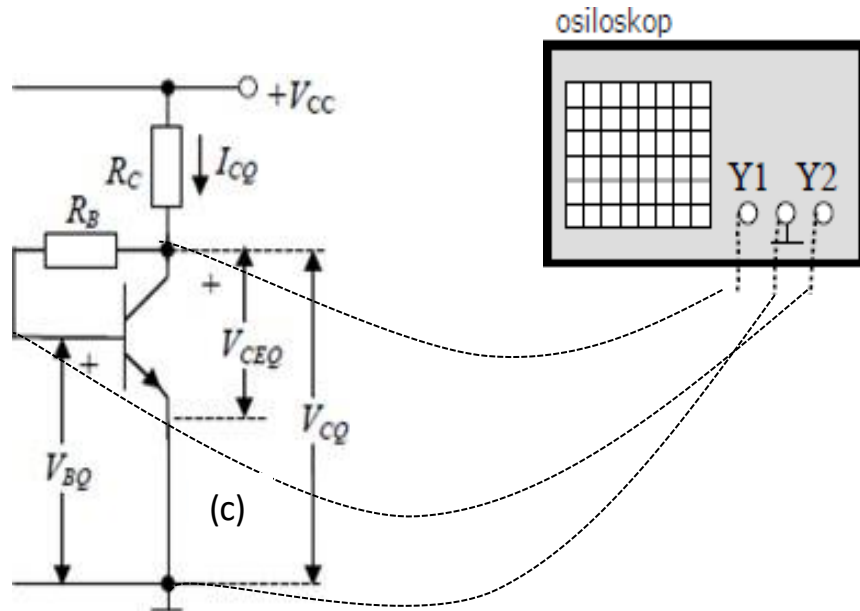
Tablo 3. Emiter Dirençli Devre

	V_{CEQ}	I_{CEQ}
Hesaplanan		
Deney		



Deney 3:

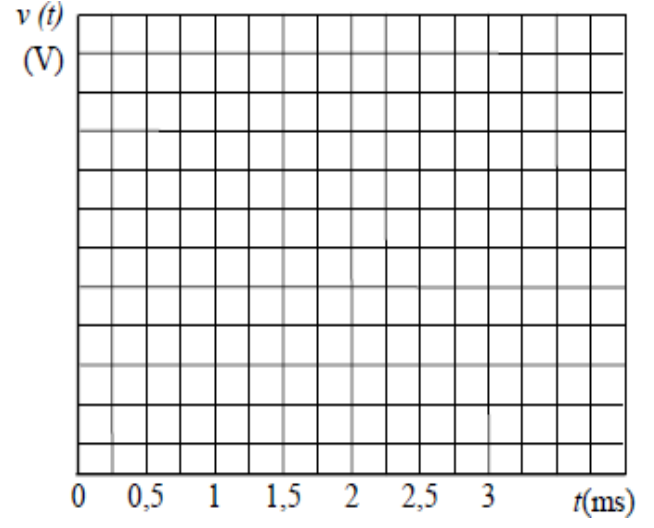
1. Şekil 4'deki devreyi hesapladığınız değerler ile kurunuz.
2. Transistörün çalışma noktasını (kollektör gerilimini ve akımını ölçünüz)
3. Devrenin girişine bağlantı transistörü üzerinden bir sinyal üretici bağlayıp 500 Hzlik sinüs gerilimi uygulayınız. Devrenin giriş ve çıkışına osiloskop bağlayarak dalga şeklini inceleyiniz. Çıkıştaki dalga şeklinde gözle görülebilir bir bozulma olana kadar giriş gerilimini arttırınız. Sonra giriş gerilimini bozulmanın görülmediği bir değere kadar azaltınız.



Şekil 4. Geri Beslemeli Devre

Tablo 4. Geri Beslemeli Devre

	VCEQ	ICEQ
Hesaplanan		
Deney		



MOSFET KARAKTERİSTİKLERİ

AMAC

Bir MOSFET Transistörün çalışmasını teorik ve pratik olarak öğrenmek.

MALZEME LİSTESİ

MOSFET : 1xBS108 N-Kanal (Kanal Oluşturmalı) ya da muadili. (Transistörlerin yanma olasılığına karşı yedek transistör getiriniz.)

Diyot : 1x1N4001

Direnç : 1x1k Ω

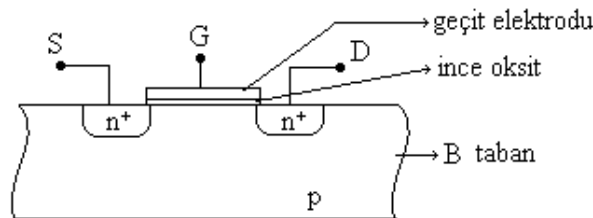
Ön Çalışma :

- 1) MOSFET transistörlerin çalışma prensiplerini ve önemli parametrelerini inceleyiniz.
- 2) MOSFET transistörlerin transfer karakteristiklerini inceleyiniz..
- 3) Bacak bağlantıları ve eşik değerleri için **BS108 kataloğuna** bakınız..
- 4) Deney sonundaki sorulara hazırlanınız.

TEORİK BİLGİ

Alan etkili transistörler (field-effect transistor, FET) bir yarıiletkenin içinden akan akımın bir elektriksel alan yardımı ile kontrol edilmesi prensibine dayanırlar. FET'ler yapı bakımından iki sınıfa ayrılırlar: jonksiyonlu alan etkili transistörler (JFET) ve yalıtılmış geçitli alan etkili transistörler (metal-oksit-yarıiletken transistörler, MOSFET). Bunların ortak önemli özellikleri çok büyük (teorik olarak sonsuz) giriş direncine sahip yarıiletken aktif devre elemanları olmalarıdır. MOSFET lerin gitgide daha geniş ölçüde kullanıldıkları bir alan da dijital tümdevrelerdir. Bunun nedeni MOSFET'lerin boyutlarının daha küçük olması (dolayısıyla birim kare alanı (pul) içine daha çok transistör sığdırma olanağı sağlaması) ve üretim süreçlerinin transistörlere oranla daha kolay olmasıdır.

Bir MOS transistörün kesiti Şekil 1'de verilmiştir. p-tipi bir yarıiletken taban yüzeyinde iki bölge difüzyonla katkılanarak n-tipine dönüştürülmüştür. Biri source diğeri drain olarak adlandırılan bu uçlar arasında kalan p-tipi yarıiletken tabakanın üzeri çok ince bir yalıtkan (yarıiletkenin silisyum olması durumunda silisyum dioksit) tabaka ile kaplanmıştır. Yüzeyin geri kalan kısmı, daha kalın bir yalıtkan tabaka ile kaplanmıştır. İnce oksit tabakanın üst yüzeyi üzerine bir iletken (genellikle polisilisyum veya alüminyum) film oluşturulmuştur. Bu yapıda ince oksit tabakasının yüzeyindeki iletken *geçit elektrodu* denir.



Şekil 1

Bu elemanın source ucu ile drain ucu arasına bir gerilim uygulandığında source–taban veya drain–taban jonksiyonları tıkama yönünde kutuplanmış olacağından devreden pratik olarak akım akmaz.

Şimdi p-tipi tabanla geçit elektrodu arasına geçidi tabana göre pozitif yapacak yönde bir doğru gerilim uygulandığını düşünelim. Meydana gelen alan etkisi ile, yarıiletken tabanın

oksit tabakasına yakın yerlerde pozitif taşıyıcılar (delikler) itilerek bu bölgeden uzaklaştırılırken, elektronlar oksit-yarıiletken geçiş yüzeyine doğru çekilirler. Uygulanan gerilimin bir değeri için bu bölgedeki elektron yoğunluğu delik yoğunluğunu aşar; yani geçit elektrodu altında kalan bölgede ince bir yarıiletken tabakası, p-tipinden n-tipine dönüşmüş olur. Böylece, zaten n-tipi olan source ve drain bölgeleri arasında bir iletim yolu (kanal) oluşmuş olur. Kanal n-tipi olduğundan böyle bir MOS a n-kanallı MOS veya kısaca nMOS denir. Kanal bölgesinin uygulanan gerilimle tip değiştirmesi olayına *evirtim*, kanal bölgesine de evirtim tabakası denir. Evirtimin meydana gelmesi için gereken minimum geçit gerilimine de *eşik gerilimi* denir ve genellikle V_T ile gösterilir. Geçide uygulanan pozitif gerilim artırılırsa n-tipine dönüşen tabakanın kalınlığı artar, yani kanal direnci küçülür.

Yeteri kadar büyük bir gerilim uygulanarak kanallı oluşturulmuş bir MOS transistörde source (S) ucu ile drain (D) ucu arasına bir gerilim uygulanırsa kanal boyunca bir akım akar. Akımın değeri V_{DS} gerilimi ile orantılı olarak artar. S ucu tabana bağlanmış bir n kanallı MOS da D ucu S ye göre pozitif olacak şekilde bir gerilim uygulanırsa çok küçük V_{DS} değerleri için akım-gerilim bağıntısı yine lineerdir. V_{DS} gerilimi artırılırsa, kanalın S ucuna yakın noktalarda geçit-taban gerilimi, uygulanmış olan V_{GS} gerilimine eşit olduğu halde, kanal içinde D ye doğru gidildikçe – akmakta olan akımın kanal direncinde meydana getirdiği gerilim düşümü sebebi ile – geçitle taban arasındaki gerilim azalır ve bir noktadan sonra V_T eşik geriliminin altına düşer. Böylece kanal kısılır. Bundan sonra V_{DS} gerilimi artırılırsa da akım daha artmaz.

Şimdi tüm bu anlatılanlar ışığında MOSFET'in çalışma bölgelerini inceleyelim:

MOSFET'in Çalışma Bölgeleri:

1. Kesim bölgesi:

$V_{DS} = 0$ iken, ancak $V_{GS} > V_T$ durumunda MOSFET iletme geçer, $V_{GS} < V_T$ için Drain ucunda hiçbir hareketli yük bulunmayacağından $I_D = 0$ dır. $V_{GS} < V_T$ ve $I_D = 0$ koşullarında transistör *kesimdedir* (cut-off) ve açık bir anahtar davranışı gösterir.

2. Direnç bölgesi (doymasız bölge):

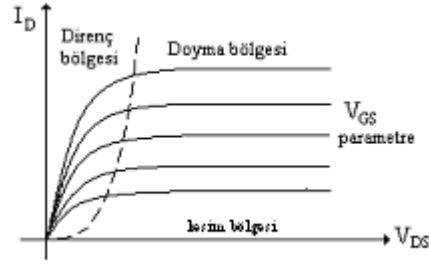
$V_{GS} > V_T$ olduğunda kanal iletkenliği V_{DS} tarafından kontrol edilmektedir. Direnç bölgesi $V_{GS} - V_T > V_{DS}$ eşitsizliği ile tanımlanır. V_{DS} nin bu küçük değerleri için MOSFET direnç özelliği göstermektedir yani I_D akımı V_{DS} ile doğrusal olarak değişmektedir (Lineer Bölge).

$$I_D = k \left(\frac{W}{L} \right) [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

3. Doyma Bölgesi

Doyma bölgesi şartı $V_{GS} - V_T < V_{DS}$ (sıfırdan büyük) dir. İdealde, doyma bölgesinde I_D akımı V_{DS} den bağımsızdır ve sabittir. I_D akımının değeri sadece efektif kontrol gerilimi $V_{GS} - V_T$ nin bir fonksiyonudur. Dolayısıyla

$$I_D = k \left(\frac{W}{L} \right) (V_{GS} - V_T)^2 \quad \text{dir.}$$



Şekil 2

Şekil 2'de gösterilen akım gerilim karakteristiği ideal bir MOSFET içindir. Gerçekte ise doyma bölgesinde I_D akımı, V_{DS} ile az da olsa artar. Bu etkinin sebebi *kanal boyu modülasyonu* dur. Kanal boyu modülasyonu etkisi de dikkate alınarak:

$$I_D = k \left(\frac{W}{L} \right) (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \text{ yazılabilir.}$$

Kanal boyu modülasyonu dijital devreler için genellikle ihmal edilir ancak analog devreler için önemli olabilir.

Buraya kadar anlatılmış olan MOS larda geçite bir gerilim uygulanmadığı sürece bir iletim kanalı yoktur. Kanalı, geçide uygulanan gerilim oluşturur. Bu yüzden, bu tip bir MOS'a kanal oluşturmali MOS (enhancement MOS, normally-off MOS) denir. Lojik devrelerde kullanılan MOS lar bu tiptendir. Bazı uygulamalarda geçide gerilim uygulanmamışken MOS un belirli bir ölçüde iletkin olması, V_{GS} gerilimini bir yönde değişimi ile akımın artması, diğer yönde değişimi ile akımın azalması istenir. N-kanallı MOS transistörlerde bu durum tabanın katkı yoğunluğuna bağlı olarak, genellikle kolayca sağlanır, p-kanallı yapılarda kanal bölgesinin katkılanması gerekir. Bu tipten bir MOS'a da kanal ayarlamalı MOS (depletion MOS, normally-on MOS) denir.

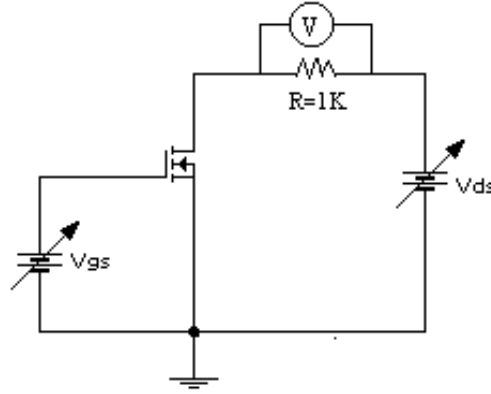
Deneyde Yapılacaklar :

- 1) Şekil 3'teki devreyi kurup V_{DS} kaynağını 2V'a ayarlayınız. Daha sonra V_{GS} 'yi 0V'dan itibaren arttırarak mosfetin ilettime geçtiği V_{GS} eşik gerilimini tespit ediniz.
- 2) V_{GS} ve V_{DS} gerilimlerini 0V'a ayarlayınız. Daha sonra V_{GS} 'yi 0V'dan itibaren 0.5V adımlarla 2V'a kadar arttırırken her adım için; V_{DS} 'nin 0V, 0.1V, 0.2V, 0.3V, 0.4V, 0.5V, 1V, 2V, 4V, 6V, 8V ve 10V değerlerinde devreden geçen I_D akımını ölçünüz. I_D akımını değerlendirirken 1K'lık direnç üzerindeki gerilimi göz önüne alınız. Bulduğunuz değerler ile Tablo 1'i doldurunuz. Bu tablodan yararlanarak I_D - V_{DS} karakteristiğini Şekil 4'teki koordinat eksenine çizin.
- 3-) Mosfetin I_D - V_{DS} e ğrisini osiloskop ekranında gözlemlemek üzere uygun devreyi kurunuz. Gözlemlediğiniz eğriyi Şekil 5'teki koordinat eksenine çizin.

Sorular:

1. İdeal bir gerilim kontrollü akım kaynağının 3 önemli özelliğini belirtiniz.
2. NMOS kanal oluşturmali bir MOSFET'in temel yapısını çiziniz.
3. NMOS kanal ayarlamali bir MOSFET'in temel yapısını çiziniz.
4. NMOS kanal oluşturmali bir transistörün çıkış ve geçiş karakteristiklerini çiziniz.
5. NMOS transistörlerin PMOS transistörlere göre daha çok kullanılmasının nedeni nedir?
6. Eşik gerilimi V_T nin
 - a. kanal oluşturmali
 - b. kanal ayarlamali MOSFET'ler için anlamını açıklayınız.
7. Bir MOSFET e ilişkin W/L oranının I_D akımına etkisi nedir?
8. Bir MOSFET direnç olarak kullanılabilir mi? Nasıl?
9. Bir MOSFET anahtar elemanı olarak kullanılabilir mi? Nasıl?
10. Bir MOSFET kuvvetlendirici olarak kullanılabilir mi? Nasıl?
11. CMOS ne demektir?

Deney :



Şekil 3

DENEY 5 SONUÇ SAYFASI

Ad – Soyad :

Numara :

Grup No:

Amaç:

Deney sırasında gerekli yerleri doldurunuz.

1. Mosfetin İletime Geçtiği V_{GS} Eşik Gerilimi : $V_T =$

Tablo 1. Akım değerleri

V_{DS}	$V_{GS}=0V$ I_{DS}	$V_{GS}=0.5V$ I_{DS}	$V_{GS}=1V$ I_{DS}	$V_{GS}=1.5V$ I_{DS}	$V_{GS}=2V$ I_{DS}
0V					
0.1V					
0.2V					
0.3V					
0.5V					
0.7V					
1V					
2V					
4V					
6V					
8V					
10V					



Şekil 4



Şekil 5

ÖNEMLİ NOT: Çizilen grafiklerde eksenlerin ait olduğu değişkenlerin birimleri mutlaka yazılmalıdır. Birimsiz grafikler değerlendirmeye alınmayacaktır.

Sonuç ve Yorum:

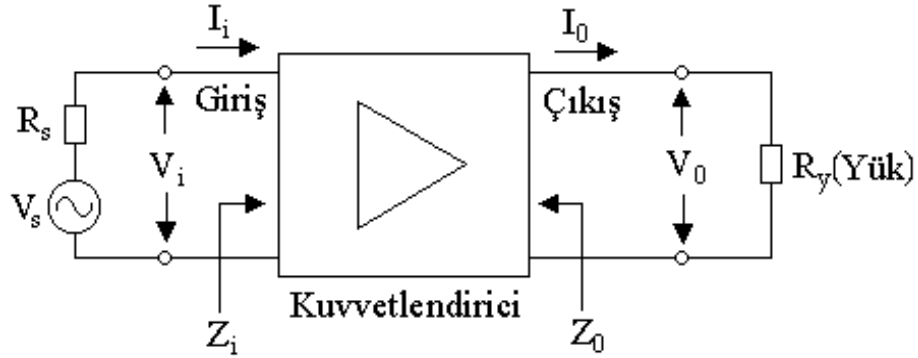
TRANSİSTÖRLÜ KUVVETLENDİRİCİLER

6. KUVVETLENDİRİCİ

Bir sinyal kaynağı tarafından girişine uygulanan sinyali çıkış uçlarına bağlanan bir yüke kuvvetlendirerek veren devreye kuvvetlendirici (yükselteç, amplifikatör) denir. Elektronikte geniş bir kullanım alanına sahip olan kuvvetlendiriciler küçük sinyal kuvvetlendiricileri ve güç kuvvetlendiricileri olmak üzere iki guruba ayrılır. Her iki guruba ait kuvvetlendiriciler çalışma frekanslarına göre de düşük ve yüksek frekanslı olarak sınıflandırılır. Günümüzde BJT, JFET, MOSFET gibi yarıiletken elemanlarla yapılan kuvvetlendiricilerin yanı sıra entegre devre halinde üretilmiş olanlar da vardır. Bu deneyde transistörlü kuvvetlendiriciler incelenecektir.

6.1. Kuvvetlendirici Parametreleri

Bir kuvvetlendirici dört uçlu bir devre şeklinde gösterilebilir. Şekil 4.1'e göre kuvvetlendiricinin iki tane sinyal giriş ucu iki tane de sinyal çıkış ucu vardır. Girişte ve çıkışta birer uç ortaktır.



Şekil 4.1. Bir kuvvetlendiricinin eşdeğer devresi

Bir kuvvetlendiricinin davranışını belirleyen başlıca parametreler şunlardır:

a. Giriş Empedansı (Z_i)

Kuvvetlendiricinin giriş uçlarına uygulanan gerilimin giriş akımına bölünmesiyle elde edilir.

b. Çıkış Empedansı (Z_o)

Kuvvetlendiricinin giriş gerilimi 0 iken çıkış uçlarından görülen empedanstır.

c. Akım Kazancı (A_i)

Çıkış akımının giriş akımına oranıdır. $A_i = I_o/I_i$ 'dir.

d. Gerilim Kazancı (A_v)

Yük direnci uçlarındaki çıkış geriliminin giriş gerilimine oranıdır. $A_v = V_o/V_i$ 'dir.

e. Güç Kazancı (A_p)

Yüke aktarılan sinyal gücünün girişteki sinyal gücüne oranı olarak tanımlanır. Buna göre güç kazancı akım kazancı ile gerilim kazancının çarpımına eşittir. $A_p = A_i \cdot A_v$ 'dir.

6.2. TRANSİSTÖR

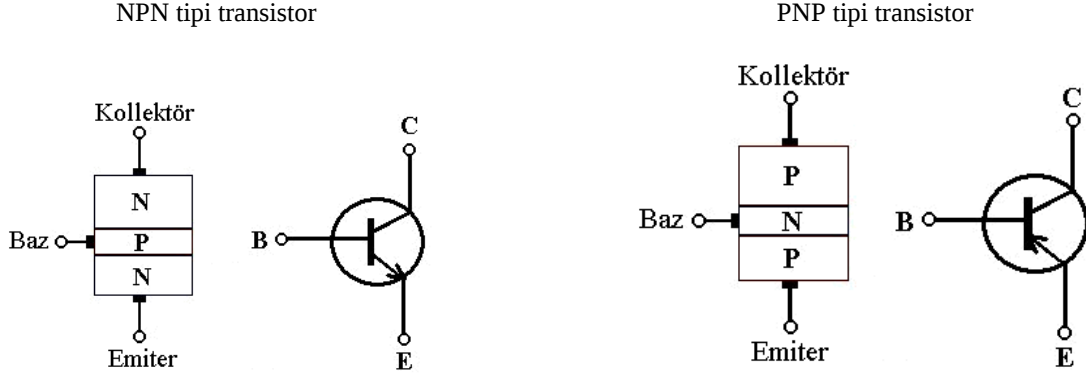
İlk defa 1948 yılında A.B.D.'deki Bell Laboratuvar'ında icat edilen ve çok küçük bir yarı iletken eleman olan transistör, zayıf akım uygulamalarında elektron lambasının yerini almıştır.

Transistörler elektron lambalarının bütün işlevlerini yerine getirebilirler, ayrıca lambalara oranla birçok üstünlüklere sahiptirler. Transistör çok daha küçük boyutlu ve hafiftir, mekanik etkilere karşı daha dayanıklıdır, ömrü çok daha uzun, verimi daha yüksektir, ısı kayıpları çok daha düşük, harcadığı güç de çok daha azdır.

Boyutlarının küçüklüğü ve ısı kayıplarının azlığı nedeniyle karmaşık aygıtların yapılabilmesine olanak sağlayan transistörler elektronikte büyük bir devrim yaratmıştır. Transistörler radyo ve televizyon alıcılarında, ses ve video kayıt cihazlarında, kuvvetlendiricilerde, işitme cihazlarında, uzay araçlarında, yapay uydularda ve pek çok elektronik devrede yaygın olarak kullanılmaktadır.

6.2.1 Transistörün Yapısı

Transistör şekil 4.2’de görüldüğü gibi ya iki n tabakası arasına yerleştirilmiş bir p tabakasından (npn), ya da iki p tabakası arasına yerleştirilmiş bir n tabakasından (pnp) oluşan 3 katmanlı bir yarıiletken elemandır. Bu tabakalar baz, kollektör ve emiter olarak adlandırılır.



Şekil 4.2. NPN ve PNP tipindeki transistörlerin yapısı ve sembolü

Transistörün en önemli özelliği baz tabakasının çok ince yapılmasıdır. Bu sayede küçük bir baz akımı ile daha büyük bir kollektör akımı kontrol edilebilir. Başka bir deyişle transistör, yüksek akım kazançlı bir akım kuvvetlendiricisi olarak düşünülebilir.

Bir transistörün B,C ve E uçlarının nasıl tespit edildiğini öğreniniz.

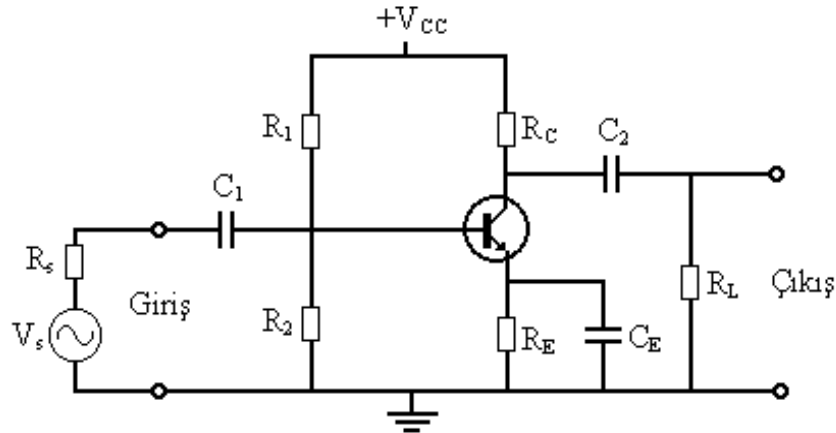
6.3. TRANSİSTÖRLÜ KUVVETLENDİRİCİLER

Transistörlü kuvvetlendiriciler ortak emiterli (OE), ortak kollektörlü (OK) veya ortak bazlı (OB) olacak şekilde 3 farklı tipte tasarlanırlar. Kuvvetlendirici tipini transistörün hem girişi hem de çıkışı ile ortak olan ucu belirler.

6.3.1. Ortak Emiterli Kuvvetlendirici

En yaygın kullanılan kuvvetlendirici tipidir. OE’li kuvvetlendiricilerin çok kullanılması sebebi hem gerilim hem de akım kazancının yüksek olmasıdır. Diğer kuvvetlendiricilerin hiçbir çeşidinde gerilim ve akım kazancı bu kadar yüksek değildir.

OE’li kuvvetlendiriciler düşük giriş empedansı, yüksek çıkış empedansına sahiptir ve çıkış sinyali ile giriş sinyali arasında 180° faz farkı vardır.



Şekil 4.3. Ortak emiterli kuvvetlendirici

OE’li kuvvetlendiricide baz-emiter jonksiyonundan akan çok küçük bir akım, kollektör ve emiterden akan büyük bir akımı kontrol edebilir. Akım kazancı β ile gösterilir ve $\beta = I_C / I_B$ dir.

OE'li kuvvetlendiricide çıkış empedansı giriş empedansından büyük ve çıkış akımı giriş akımından fazla olduğundan çıkış gerilimi de büyük olacaktır. Gerilim kazancı $A_V = V_0/V_i$ ile tanımlanır. Burada V_0 çıkış sinyalinin tepeden tepeye değeri, V_i ise giriş sinyalinin tepeden tepeye değeridir.

Ortak emiterli devreler yaygın olarak ön kuvvetlendirici (pre-amplificator) olarak kullanılır.

6.3.1.1 OE'li Kuvvetlendiricideki Elemanların Görevi

Şekil 4.3'deki devrede görülen R_L direnci yük olarak adlandırılır. Bu direnç kuvvetlendiricinin çıkışına bağlanan diğer bir kuvvetlendiricinin giriş empedansı olabileceği gibi bir transduser (örneğin kulaklık) da olabilir.

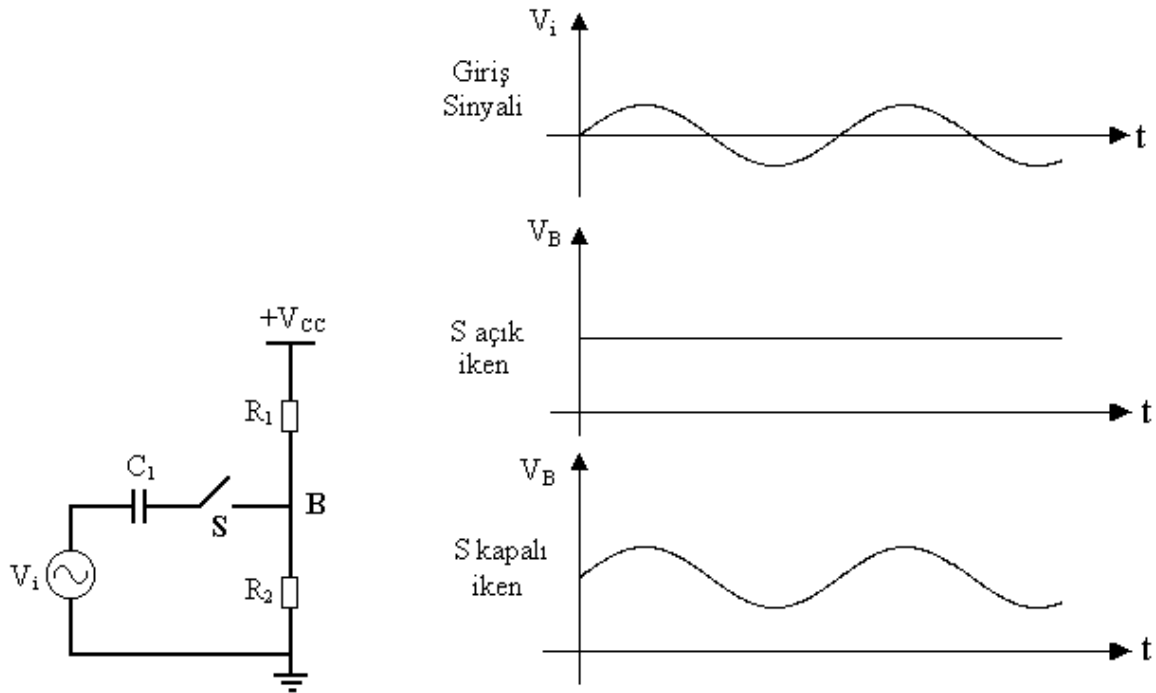
R_1 , R_2 ve R_C dirençleri transistörün uygun çalışma noktasını yani uygun biaslamayı sağlamak için gereklidir.

R_E direnci transistörü ısıl bozulmalara karşı korur. Isıl bozulma transistörün ısınmasına sebep olan aşırı akımlar ile oluşur.

R_E direncine paralel olan C_E kondansatörü çalışma frekansında çok düşük bir reaktansa sahiptir ve ac şartlarda kısa devre gibi düşünülebilir. Böylece emiter ucunun toprağa göre gerilimi hemen hemen sabit olur.

C_1 ve C_2 kondansatörleri benzer göreve sahiptir. C_1 'in görevi sinyal kaynağı ile dc kaynağı birbirinden izole etmektir ve C_1 'in reaktansı (X_C) kuvvetlendiricinin giriş empedansından küçük olmalıdır. Eğer sinyal kaynağı bir dc bileşene sahipse bunun kuvvetlendirilmemesi gerekir. Bu durumda C_1 kondansatörü sinyalin sadece ac bileşeninin geçişine izin verir ve dc bileşenlerin geçişini engeller. Aynı şekilde C_2 kondansatörü de çıkışa bağlanan yüke dc akım geçişini engeller.

C_1 kondansatörünün görevini daha iyi anlamak için şekil 4.4'ü inceleyiniz.

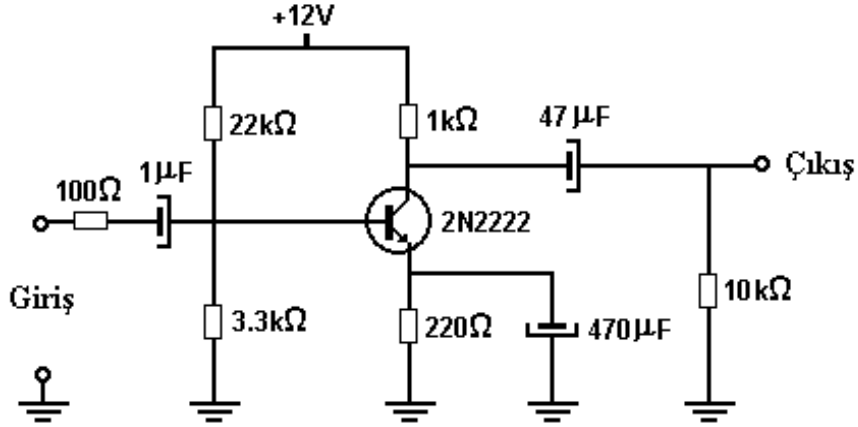


Şekil 4.4. Baz geriliminin zamana bağlı değişimi

S anahtarı açıkken B noktasındaki gerilim sadece R_1 ve R_2 dirençleri tarafından belirlenen sabit bir değerdir. Ancak S anahtarı kapatıldığında B noktasının gerilimi giriş sinyalinin şekline bağlı olarak artıp azalmaya başlar. Yani $V_{B(Toplam)} = V_B + V_i$ olur. Böylece baz ucunun gerilimi zaman bağlı olarak değişir.

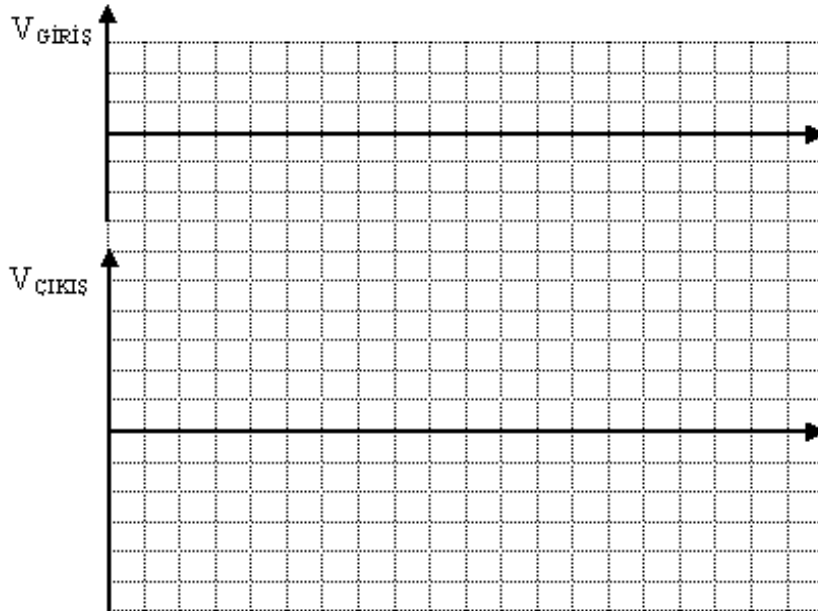
Bu anlatılanlara göre şekil 4.3'deki ortak emiterli devrenin, girişine uygulanan sinyali nasıl kuvvetlendirdiğini ve giriş ile çıkış arasında neden 180° faz farkı olduğunu düşününüz.

6.3.1.2. Deneyin Yapılışı



Şekil 4.5. OE’li kuvvetlendirici için deney bağlantı şeması

- Şekildeki devreyi board üzerinde kurunuz. Elektrolitik kondansatörleri yanlışlıkla ters bağlamayınız.
- C.A.D.E.T. seti üzerindeki sinyal jeneratöründen 1 kHz’lik sinüsoidal işaret ayarlayarak kuvvetlendiricinin girişine uygulayınız.
- Osiloskobun 1. kanalını girişe, 2. kanalını çıkışa bağlayınız.
- Bozulmamış bir sinüsoidal işaret elde edene kadar giriş sinyalinin genliğini arttırınız.
- Giriş ve çıkış sinyallerini fazlar arasındaki ilişki belli olacak şekilde aşağıdaki tabloya çiziniz.
- Giriş ve çıkış sinyallerinin genliğini tepeden tepeye ölçerek gerilim kazancını hesaplayınız.
- Giriş sinyalini devre harici ediniz. Bir ampermetre ile dc baz akımını ve kollektör akımını ölçerek akım kazancını hesaplayınız.



Giriş sinyalinin tepeden
tepeye değeri =

Çıkış sinyalinin tepeden
tepeye değeri =

Gerilim Kazancı (A_v) =

Baz akımı (I_B) =

Kollektör akımı (I_C) =

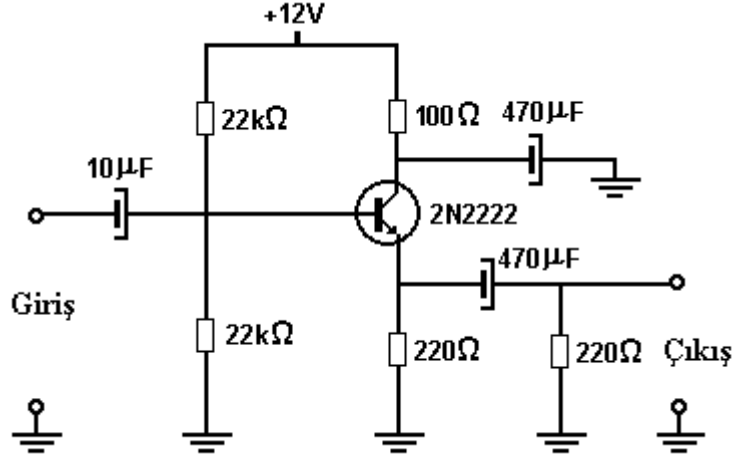
Akım Kazancı (A_I) =

6.3.2. Ortak Kollektörlü Kuvvetlendirici

Ortak kollektörlü kuvvetlendiriciler emiter izleyici olarak da adlandırılırlar. Giriş empedansı yüksek, çıkış empedansı düşüktür. Bu nedenle bağlandıkları devreleri yüklemeyiz ve çıkış empedansları düşük olduğu için çoğunlukla tampon devresi olarak kullanılırlar.

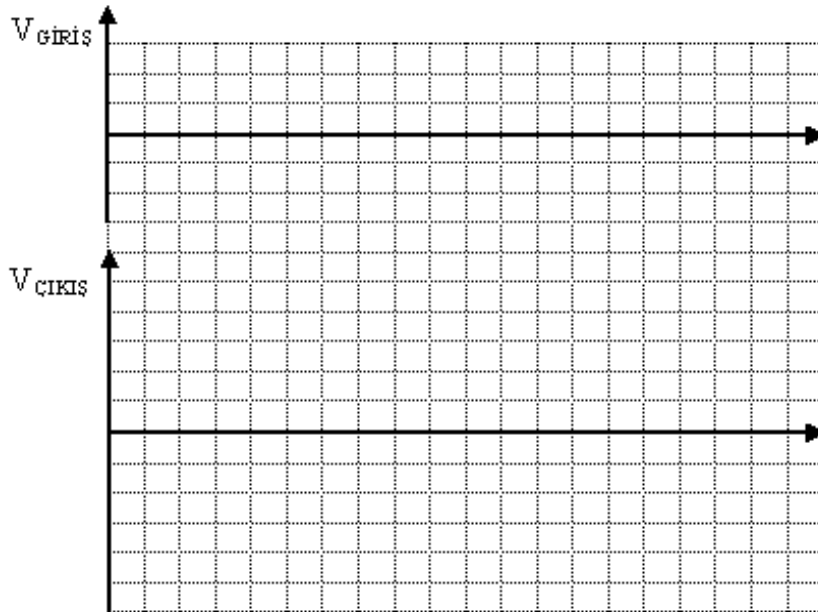
OK'lü kuvvetlendiricide akım kazancı yüksek olduğu halde gerilim kazancı yaklaşık olarak 1'dir. Bundan dolayı çıkış girişi takip ediyor denir. Yani girişle çıkış arasında faz farkı yoktur. OK'lü kuvvetlendiriciler empedans uydurucu ve güç yükseltici olarak kullanılırlar.

6.3.2.1. Deneyin Yapılışı



Şekil 4.6. OK'lü kuvvetlendirici için deney bağlantı şeması

- Şekildeki devreyi board üzerinde kurunuz.
- C.A.D.E.T. seti üzerindeki sinyal jeneratöründen 1 kHz'lik sinüsoidal işaret ayarlayarak kuvvetlendiricinin girişine uygulayınız.
- Osiloskobun 1. kanalını girişe, 2. kanalını çıkışa bağlayınız.
- OE kuvvetlendiricide anlatılan işlemleri tekrarlayınız.
- Akım kazancını hesaplamak için giriş sinyalini devre harici ederek bir ampermetre ile dc baz akımını ve emiter akımını ölçünüz.



Giriş sinyalinin tepeden
tepeye değeri =

Çıkış sinyalinin tepeden
tepeye değeri =

Gerilim Kazancı (A_V) =

Baz akımı (I_B) =

Emiter akımı (I_E) =

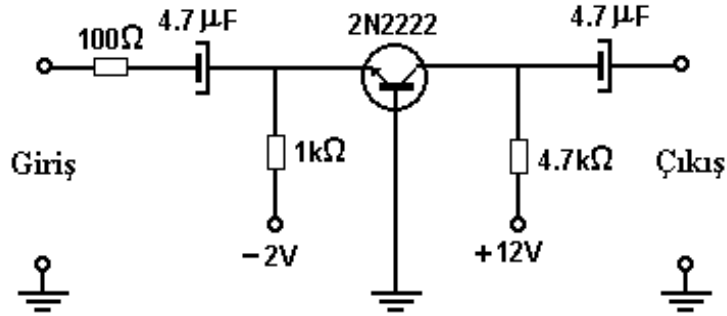
Akım Kazancı (A_I) =

6.3.3. Ortak Bazlı Kuvvetlendirici

Ortak bazlı kuvvetlendiricilerin giriş empedansı düşük, çıkış empedansı çok yüksektir. Bu nedenle empedans ayarlama devrelerinde kullanılırlar. Yani düşük çıkış empedanslı bir devrenin yüksek giriş empedanslı bir devreye bağlantısında ara devre olarak kullanılırlar.

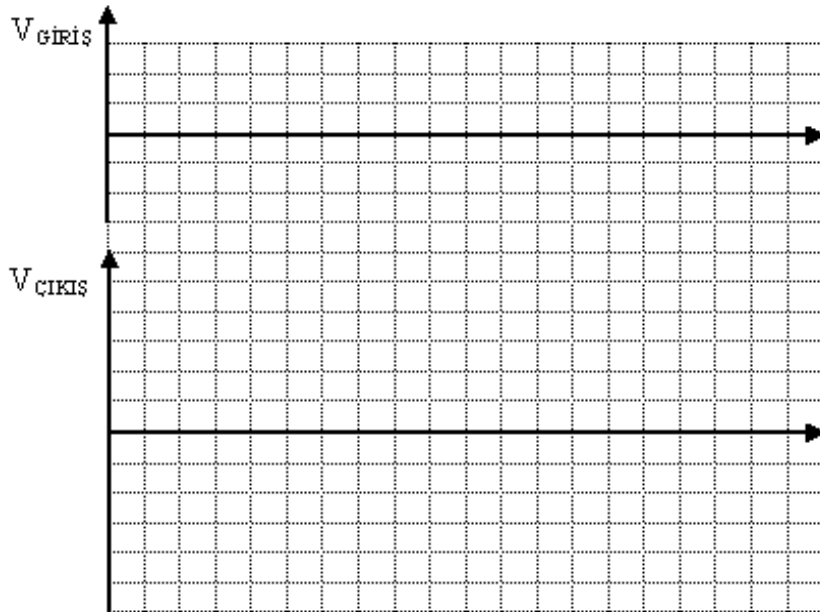
OB'lı kuvvetlendiricinin gerilim kazancı büyük olmasına rağmen akım kazancı yaklaşık olarak 1'dir. Giriş ile çıkış arasında faz farkı yoktur.

6.3.3.1. Deneyin Yapılışı



Şekil 4.7. OB'lı kuvvetlendirici için deney bağlantı şeması

- Şekildeki devreyi board üzerinde kurunuz.
- C.A.D.E.T. seti üzerindeki sinyal jeneratöründen 1 kHz'lik sinüsoidal işaret ayarlayarak kuvvetlendiricinin girişine uygulayınız.
- Osiloskobun 1. kanalını girişe, 2. kanalını çıkışa bağlayınız.
- OE kuvvetlendiricide anlatılan işlemleri tekrarlayınız.
- Akım kazancını hesaplamak için giriş sinyalini devre harici ederek bir ampermetre ile dc kollektör akımını ve emiter akımını ölçünüz.



Giriş sinyalinin tepeden
tepeye değeri =

Çıkış sinyalinin tepeden
tepeye değeri =

Gerilim Kazancı (A_V) =

Emiter akımı (I_E) =

Kollektör akımı (I_C) =

Akım Kazancı (A_I) =

Girişteki kondansatörü daha düşük ve daha büyük kapasiteli olanlarla değiştirip devreyi tekrar çalıştırınız ve etkisini osiloskoptan gözleyiniz.

Girişteki kondansatörün reaktansı (X_C) kuvvetlendiricinin giriş empedansından küçük olmalıdır şartını anlamaya çalışınız.

6.4. DENEY ÖNCESİ HAZIRLIK

- BJT transistörün çalışma bölgeleri
- Biaslama ve çalışma noktası
- Frekans ve genlik distorsiyonu (bozulması)
- Frekans cevabı ve bant genişliği
- Kaskad (art arda) bağlantı
- Empedans uyumu ve maksimum güç transferi

gibi konuları deneye gelmeden önce araştırarak öğreniniz.

6.5. RAPORDA İSTENENLER

- OE, OK ve OB'lı kuvvetlendiricilerin giriş ve çıkış empedanslarının neden düşük veya yüksek olduğunu ac eşdeğer devrelerini çizerek gösteriniz.
- Her üç kuvvetlendiricinin akım kazancı, gerilim kazancı, giriş empedansı, çıkış empedansı ve faz farklarını bir tabloda birlikte gösteriniz. Önemli farklılıkları karşılaştırmalı olarak yazınız.
- Deneyde gerçekleştirdiğiniz her devreyi EWB (Electronics Workbench) programında çizerek simülasyon sonuçlarını devre şekilleriyle birlikte veriniz. Sonuçların deneyde elde ettiklerinizle farkı varsa nedenlerini belirtiniz.
- Ortak emiterli devrenin PSPICE simülasyonunu yaparak simülasyon sonuçlarını deneyde elde ettiklerinizle karşılaştırınız.

MOSFET'Lİ KUVVETLENDİRİCİ DEVRELERİNİN FREKANS CEVABI

7.1. Giriş

Amaç: Mosfetli kuvvetlendiricilerde kazancın frekansa ve eleman değerlerine bağımlılığını gözlemek.

Malzeme Listesi:

MOSFET: 1xBS108 ya da muadili

Kondansatör: 3x1µF, 3x100µF

Direnç: 1x220Ω, 1x1kΩ, 1x10kΩ, 1x360kΩ, 1x1MΩ

Genel Bilgi:

MOS'lu Kuvvetlendiriciler:

MOSFET olarak adlandırılan yarıiletken eleman iki gruba ayrılır:

1. Kanal oluşturmali MOSFET
2. Kanal ayarlamali MOSFET

Kanal oluşturmali MOSFET'te drain ile source arasında belli bir kanal transistorun üretimi sırasında oluşturulmamıştır. Gate ile source arasına uygulanan gerilim sayesinde bu kanal oluşur. Kanal ayarlamali MOSFET'te ise bu kanal zaten vardır. VGS gerilim ile kanal genişliği ayarlanarak I_o akımı ayarlanır. I_o akımının V_{os} geriliminden bağımsız alınabildiği doyma bölgesinde;

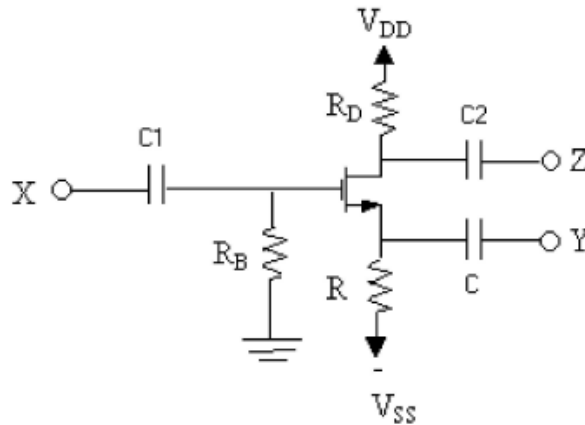
$$I_D = \frac{\beta}{2} \cdot (V_{GS} - V_{Th})^2 \quad (7.1)$$

ilişkisi vardır.

Prensip olarak her devrede her düğümden toprağa doğru bir kapasite mevcuttur. Kuvvetlendirici devrelerinde kondansatör kullanmasının amacı, AC işaretler açısından istenmeyen elemanların kısa-devre edilmesidir. AC işaretler göz önüne alındığında kondansatörün değeri, çalışılan frekans aralığında yeteri kadar büyük seçilmişse kondansatör kısa-devre kabul edilir. Devreye dışarıdan bağlanan kondansatörler, alçak frekanslarda devrenin AC işaret özellikleri üzerinde etkili olacaktır.

Kuvvetlendirici içerisinde kullanılan transistörlerin iç kapasiteleri (parazitik kapasiteler) bulunmaktadır. Bu kapasiteler, transistor ve benzeri yarıiletken elemanların yapısında olan jonksiyonlarda meydana gelmektedir. Bu parazitik kapasiteler yüksek frekanslarda etkili olarak kuvvetlendiricinin yüksek frekanslardaki davranışını etkiler.

Transistörlü kuvvetlendiriciler için kazanç dışındaki diğer önemli parametreler, giriş ve çıkış empedanslarıdır. Çünkü birden fazla kuvvetlendirici ardarda bağlandığında bu parametreler farklı katlar arasındaki ilişkinin bir ölçütü olmaktadır. Örneğin iki kat arka arkaya bağlandığında ikinci katın giriş direnci düşük olursa birinci kattan akım çeker ve birinci katın kazancını düşürür. Bu yüzden kuvvetlendiricilerin yüksek giriş direnci ve düşük çıkış direnci sağlaması istenir. Ortak source'lu kuvvetlendiriciler en yüksek güç kazancını sağlarlar ve bu yüzden de en çok kullanılan devrelerdir. Ortak drain'li kuvvetlendiriciler yüksek giriş empedansı ve küçük çıkış empedansına sahip olduğundan bazen avantajlı olabilirler ve buffer gibi kullanılabilirler. Ortak gate'li kuvvetlendiriciler, düşük giriş ve büyük çıkış direncine sahiptirler.



Şekil 7.1 Tek katlı MOSFET kuvvetlendiricinin temel devresi

7.2. Orta Frekans:

7.2.1. Ortak Sourcelu Devre:

Sekil 7.1 'de Y terminali toprağa, X terminali AC giriş kaynağına, Z terminali ise RL yük direncine bağlanırsa ortak sourcelu devre elde edilir. MOSFET'in çalışma noktası negatif beslemeye bağlı R direnci ile belirlenir. Bu direnç yerine bir akım kaynağı da kullanılabilir.

Bir R_B direnci MOS 'un gate ucunu toprağa bağlar. Bu direnç DC sürekliliği sağladığı gibi gate ucunda DC gerilimi sıfır voltlarda sabit tutar. Gate akımı çok çok küçüktür. Bu yüzden R_B direnci çok büyük olabilir. R_n direnci ise MOS 'un drain ucunu pozitif beslemeye bağlar. Bu DC drain geriliminin salınımına izin verir. Son olarak üç tane büyük değerli kapasite drain, source ve gate'i yük direncine, AC giriş gerilimine ve toprağa bağlamak için kullanılır.

$$\begin{aligned} R_{int} &= R_B \\ R_{out} &= R_D // r_o \\ A_v &\equiv \frac{V_o}{V_i} = -g_m (R_L // R_D // r_o) \\ A_{vo} &\equiv \frac{V_o}{V_i} \Big|_{R_L = \infty} = -g_m (R_D // r_o) \\ A_v &= A_{vo} \frac{R_L}{R_L + R_{out}} \end{aligned}$$

Yukarıdaki bağlantılara göre ortak sourcelu kuvvetlendirici, R_B ile kontrol edilen yüksek giriş direncine sahiptir. Yüksek gerilim kazancı ve çıkış direnci sağlar. Devrenin dezavantajı yüksek frekanslardaki davranışdır. Cgd kapasitesi yüksek frekanslarda devreyi en fazla etkileyen kapasitedir.

7.2.2 Ortak Gateli Devre:

Ortak gateli devre X terminali toprağa bağlanarak elde edilebilir. Giriş sinyali, Y terminaline bağlanarak source ucuna bağlanmış olur. Z terminaline RL yük direnci bağlanarak çıkışın drain ucundan alınması sağlanır. Bu kuvvetlendiricinin analizini yapabilmek için önce r_o giriş direncini ihmal edelim. Devrede $V_{GS} = -V_i$ 'dir. V_i üzerinden $g_m V_i$ akımı akmaktadır. Buradan giriş direncinin $1/g_m$ olduğu açıktır.

$$R_{in} \cong 1/g_m$$

Gerilim kazancını bulmak için, (r_o ihmal edildiğinden) drain akımı $g_m V_{GS} = -g_m V_i$ 'ye eşitlenir. Buradan şu bağlantılar bulunur.

$$\begin{aligned} V_o &= g_m (R_L // R_D) \\ A_v &= \frac{V_o}{V_i} \cong g_m [R_L // R_D] \\ R_{out} &= R_D // r_o \end{aligned}$$

r_o direncini işleme katarsak R_{in} giriş direncinin fazla değişmediğini görürüz. Buna karşın gerilim kazancı şu şekilde elde edilebilir:

$$A_v = g_m [R_L // R_D // r_o]$$

Bu bağlantılara göre ortak gateli devrenin gerilim kazancı ortak sourcelu devreninkine eşittir. Tek farkı pozitif olmasıdır. İki konfigürasyon arasındaki diğer önemli bir fark da ortak gateli devrenin giriş direncinin ortak sourcelu devreninkinden daha küçük olmasıdır. Tek avantajı, ortak sourcelu devreden daha geniş band-genişliğine sahip olmasıdır.

7.2.3. Ortak Drainli Devre:

Ortak drainli devre bir buffer kuvvetlendiricidir. Yüksek giriş, düşük çıkış direnci ve bire yakın gerilim kazancı vardır. Ortak drainli devre Şekil 7.1'de Z terminalinin toprağa, Y terminalinin R_L yük direncine ve X terminalinin AC kaynağına bağlanmasıyla elde edilir. Devreden $R_{in} = R_B$ olduğu görülür.

$$R_{out} = [(1/g_m)/r_o]$$

$$R_{out} \cong 1/g_m$$

$$R_L = \infty \text{ için;}$$

$$V_o = g_m \cdot V_{GS} \cdot r_o \text{ ve } V_i = V_{GS} + V_o = V_{GS} + g_m r_o V_{GS} \text{ 'dir.}$$

Buradan;

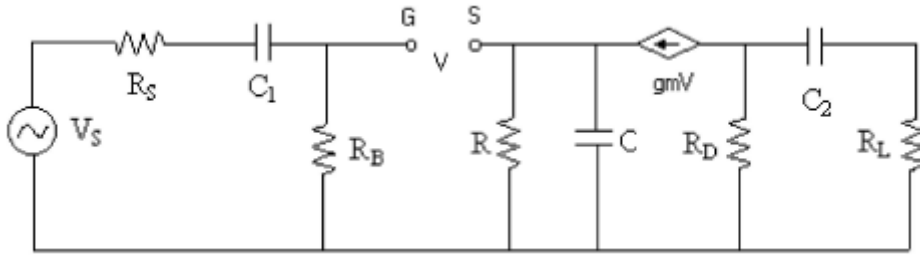
$$A_{vo} \equiv \left. \frac{V_o}{V_i} \right|_{R_L = \infty} = \frac{g_m r_o}{1 + g_m r_o}$$

$$A_v = A_{vo} \cdot \frac{R_L}{R_L + R_{out}}$$

$$A_v = \frac{g_m r_o R_L}{g_m r_o R_L + R_L + r_o}$$

7.3. Alçak Frekans:

Deney sırasında kurulacak olan ortak source'lu devrenin küçük genlikli işaret eşdeğer modeli Şekil 7.2'de verilmiştir.



Şekil 7.2 Ortak-source'lu devrenin alçak frekans eşdeğer devresi

Alçak frekanslarda üç kapasitörün devrede etkili olması akımın ve gerilim kazancının azalmasına sebep olur. Yine alçak frekansta köşe frekansını, bu üç kapasiteden frekansı en küçük olanı belirler.

$$W_{C1} = \frac{1}{C_1(R_S + R_i)} \quad W_{C2} = \frac{1}{C_2(R_o + R_L)} \quad W_C = \frac{1}{C \left(R // \frac{1}{g_m} \right)} \quad W_L = \frac{1}{RC}$$

$$W_L = W_C$$

7.4. Yüksek Frekans:

Ortak source'lu devrenin yüksek frekans eşdeğer devresi Şekil 7.3 'de görülmektedir. R_{in} direnci R_{B1}/R_{B2} 'dir. Yüksek frekansta 3 dB noktasını bulmanın bir kaç yolu vardır. Bunlardan biri Miller teoremi yöntemiyle gerçekleştirilebilir. C_{gd} kapasitesine Miller teoremi uygulanır. C_{gd} üzerinden akan akım $g_m V_{GS}$ 'den çok çok küçüktür. Bu yüzden çıkış gerilimini şu şekilde yazabiliriz.

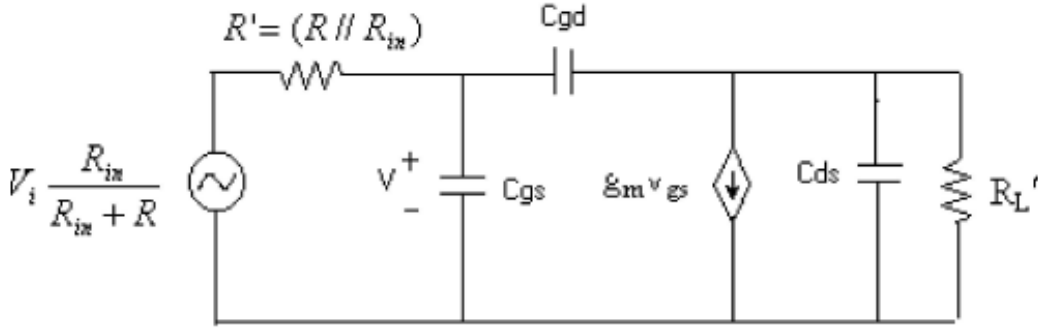
$$V_o \cong -g_m V_{GS} R'_L \quad R'_L = r_o // R_D // R_L \quad (R'_L = R_L // r_{ds})$$

Eşdeğer kapasiteyi şu bağıntı ile hesaplayabiliriz.

$$C_{eq} = C_{gd}(1 + g_m R'_L)$$

toplam giriş kapasitesi ise $C_T = C_{gs} + C_{gd}(1 + g_m R'_L)$ 'dir.

$$W_H = \frac{1}{C_T(R // R_{in})} \quad A_H(s) = A_M \frac{1}{1 + s/W_H}$$



Şekil 7.3. Ortak source'lu devrenin yüksek frekans eşdeğer devresi

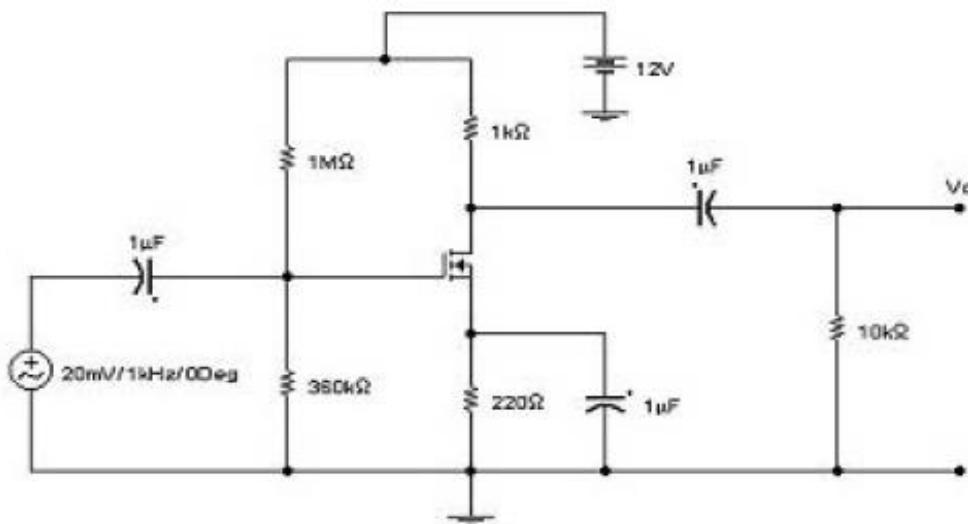
7.5. Deney Öncesi Yapılacaklar:

Deney öncesinde MOSFET'lerin kazanç ve frekans özelliklerinin ve eleman değerlerine bağımlılığının araştırılmış olması gerekir. Deney sırasında ise bu bilgilerin Pratik olarak gözlenmesi hedeflenmektedir. Bu nedenle, deneyde kullanılacak elemanın katalog bilgilerinden de yararlanarak aşağıdaki devrenin kazançlarını, bu kazançların frekansa bağlı ifadelerini, devrelerin alt ve üst kesim frekanslarını ve devrelere ilişkin önemli gördüğünüz diğer parametreleri (deneyde kullanılacak tüm kapasite değerleri için ayrı ayrı) hesaplayınız.

7.6. Deneyde Yapılacaklar :

- 1) a) Şekil 7.4'deki devreyi kurup giriş ve çıkış işaretlerini osiloskop ekranında gözleyerek kazancını belirleyiniz. Daha sonra giriş işaretinin frekansını sırasıyla 100Hz, 1kHz, 10kHz, 1Mhz değerlerine ayarlayarak her durum için kazancı belirleyiniz.
- b) Giriş işaretini veren sinyal jeneratörünü uygun kademelere getirerek devrenin alt ve üst kesim frekanslarını bulunuz.
- c) Devredeki C1, C2 ve C3 kapasitelerinin üçü de aynı değerde olacak şekilde 100µF ile değiştirip a ve b şıklarda yaptığınız işlemleri tekrarlayınız ve sonuçları tablo halinde veriniz. Bulduğunuz tüm sonuçları hesapladığınız değerler ile karşılaştırınız.

7.7. Deney :



Şekil 7.4 Deneyde kurulacak olan ortak source'lu devre

7.8. Deney Sonuç Sayfası :

Soru 1: Tablo 7.1 'de kapasite değerleri değiştikçe kazancın değişmesinin neden(ler)ini açıklayınız.

Soru 2: Alçak ve yüksek frekanslarda gerilim kazancının değişmesinin sebebi nedir?

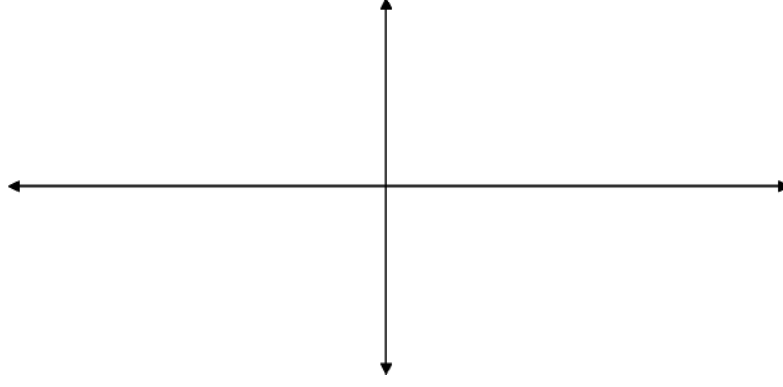
Tablo 7.1 Kazancın Frekansla Değişimi

Frekans	Kazanç (A_v) ($C_L = 1\mu F$)	Kazanç (A_v) $C_L = 100\mu F$
100 Hz		
1 kHz		
5 kHz		
10 kHz		
50 kHz		
100 kHz		
500 kHz		
1 MHz		
2 MHz		
5 MHz		
10 MHz		

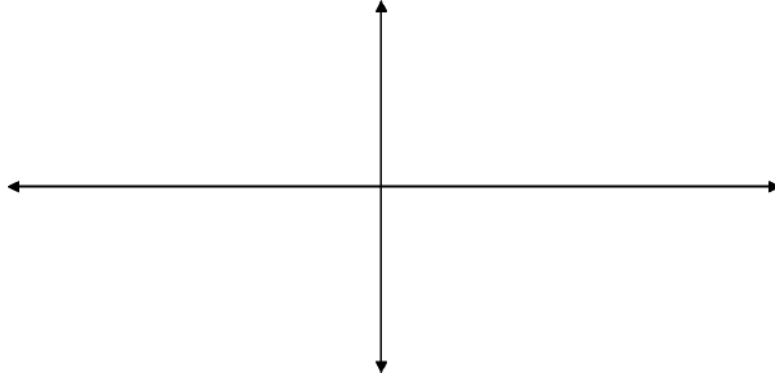
Tablo 7.2 Devrede Kapasite Değişimlerine Göre Alt ve Üst Kesim Frekansları

Frekans	$C_L = 1\mu F$	$C_L = 100\mu F$
F_L		
F_H		

Önemli NOT: Çizilen grafiklerde eksenlerin ait olduğu değişkenlerin birimleri mutlaka yazılmalıdır. Birimsiz grafikler değerlendirmeye alınmayacaktır.



Şekil 7.5 $C_L = 1\mu\text{F}$ ve $f=10\text{kHz}$ için giriş ve çıkışın zamanla değişim eğrisi



Şekil 7.6 $C_L = 100\mu\text{F}$ ve $f=10\text{kHz}$ için giriş ve çıkışın zamanla değişim eğrisi



Şekil 7.7 $C=1\mu\text{F}$ için kazanç-bant genişliği grafiği

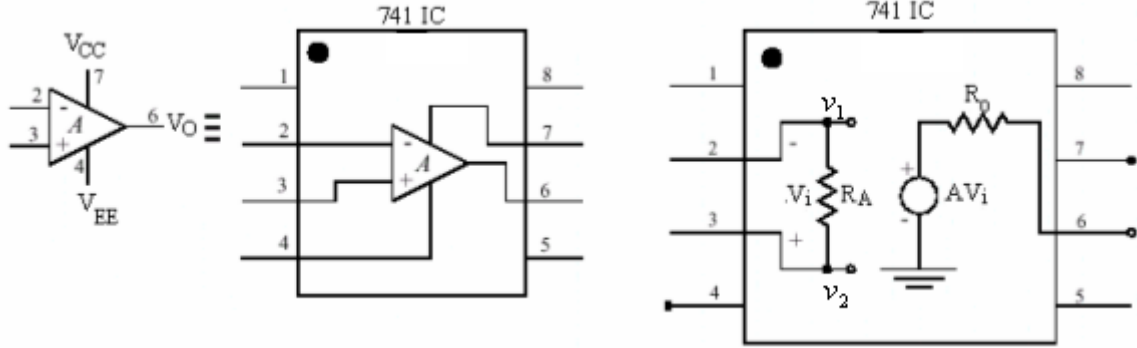


Şekil 7.8 $C=100\mu\text{F}$ için kazanç-bant genişliği grafiği

OP-AMP UYGULAMALARI

8.1. Giriş

Bu deneyde, elektronik ve kontrol devrelerinde çok karşılaşılan bir kuvvetlendirici türü olan işlemsel kuvvetlendiricilerin (operational amplifiers; kısaca op-amp) özellikleri ve bazı uygulamaları üzerinde durulacaktır.



Şekil 8.1. LM741 op-amp özellikleri.

Şekil 8.1’de gösterilen op-ampın çıkışı

$$V_o = A(v_2 - v_1)$$

$V_{in} = v_2$ ve $V_{ref} = v_1$ olarak tanımlanırsa,

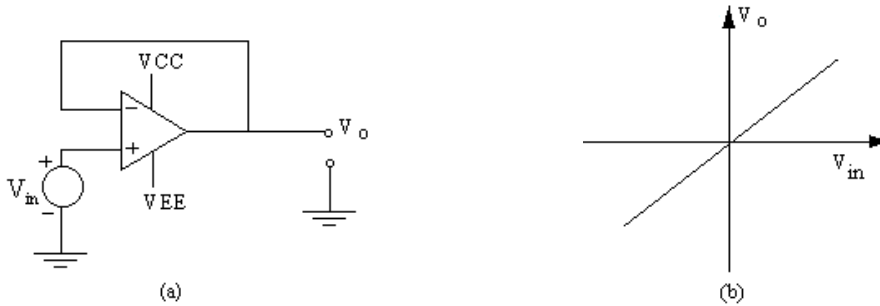
$$V_o = A(V_{in} - V_{ref}) \text{ ile verilir.}$$

Burada; A “açık çevrim kazancı” veya kazanç faktörü olarak adlandırılır. V_{in} bu düğüme uygulanan pozitif gerilim pozitif bir çıkış üreteceği için ters çevirmeyen giriş, V_{ref} ise bu düğüme uygulanan pozitif gerilim negatif bir çıkış üreteceği için ters çeviren giriş olarak adlandırılır. V_{CC} ve V_{EE} bias besleme gerilimleri op-ampı beslemek için kullanılır. Op-amp aktif bir eleman olduğu için, uygun bir bias geriliminin yokluğunda çalışmaz. V_{CC} ve V_{EE} ortak düğüme sahip olmak zorundadır (tipik olarak toprak) ve V_o ’da aynı ortak düğüme göre belirtmek zorundadır. Bias gerilimleri V_o üzerinde $V_{EE} < V_o < V_{CC}$ sınır zorunluluğu getirir. İdeal op-amp sonsuz “A” kazancına, sonsuz giriş direncine (R_A) ve sıfır çıkış direncine (R_o) sahiptir: ($A = \infty, R_A = \infty$). İdeal opamp’ın tamamen bir gerilim kontrollü gerilim kaynağı olduğuna dikkat edilmesi gerekir; çıkış gerilimi giriş gerilimine bağlı olan gerilim kontrollü bir kaynakla ayarlanır.

8.2. Gerilim İzleyici ve Karşılaştırıcı Op-Ampları

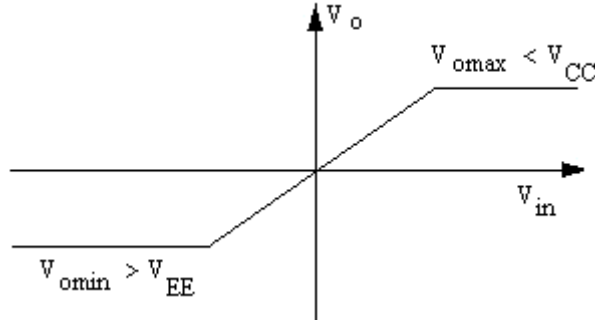
Şekil 8.2a’daki op-amp devresi, Denklem (8.1) ile gösterilen bir çıkışa sahiptir. Eğer açık çevrim kazancı $A \gg 1$ ise, Denklem (8.1) $V_o = V_{in}$ ’e indirgenir. Bundan dolayı çıkış Şekil 8.2b’de gösterildiği gibi girişi takip eder.

$$V_o = V_{in} \left(\frac{A}{1 + A} \right) \quad (8.1)$$



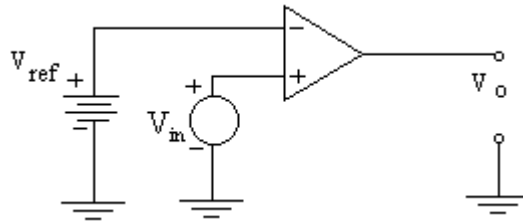
Şekil 8.2. Gerilim izleyici a) devre şeması b) karakteristiği.

Ancak, $|V_o|$ gerilimi Şekil 8.2b’de gösterildiği gibi tanımsız olarak artmaz. Maksimum ve minimum değerleri Şekil 8.3’de gösterildiği gibi op-amp’ı besleyen bias gerilimleri ile sınırlanır.



Şekil 8.3. Op-amp'ın giriş-çıkış karakteristiği.

Şekil 8.4'deki devre Denklem (8.2) ile tanımlanan bir çıkışa sahiptir.

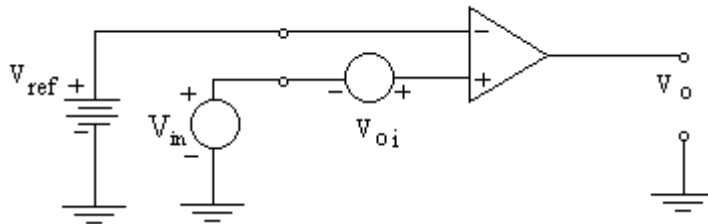


Şekil 8.4. Karşılaştırıcı devresi.

$$V_o = A(V_{in} - V_{ref}) \quad (8.2)$$

Eğer "A" çok büyük ise, V_{in} V_{ref} 'in altına veya üstüne gider gitmez V_o sırasıyla V_{omin} veya V_{omax} değerine ulaşacaktır. Böyle bir davranış karşılaştırıcı olarak gösterilir.

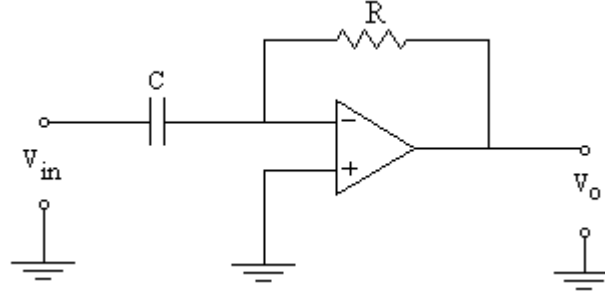
Op-amplar V_{in} ve V_{ref} girişlerine göre cevaplarında kusursuz bir şekilde simetrik olacak şekilde dizayn edilirler, fakat gerçekte hafif bir asimetri olacaktır ve bu off-set gerilimi ile sonuçlanacaktır. Off-set gerilimi aşağıdaki gibi açıklanabilir: $V_{in} = V_{ref}$ olduğu zaman karşılaştırıcı çıkışının V_o olması gerekir. Fakat Şekil 8.5'de görüldüğü gibi off-set geriliminden (V_{oi}) dolayı, $V_o = AV_{oi} \neq 0$. Off-set gerilimi op-ampın negatif veya pozitif girişlerine uygulanan bir gerilim kaynağı olarak düşünülebilir. Off-set gerilim değerleri tipik olarak 1mV –5mV aralığındadır.



Şekil 8.5. Off-set geriliminin şekilsel gösterimi.

8.3. Türev Alıcı Op-Ampları

Türev alıcı devre giriş işaretinin değişim oranıyla orantılı çıkış üreten bir devredir. Girişin genliği değil sadece değişim oranı önemlidir. Türev alıcı devrenin tipik endüstriyel uygulamaları değişimin miktarını ölçerek seviyedeki hızlı değişimlere uygun kontrol işareti üretmek şeklindedir.



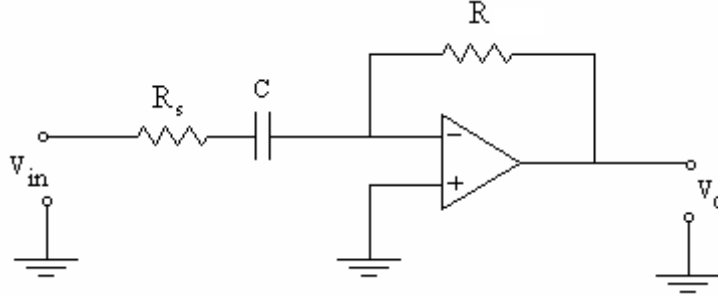
Şekil 8.6. Türev alıcı devre.

Şekil 8.6’da basit bir türev alıcı devre görülmektedir. Devre, giriş işareti hızlı değiştiğinde büyük genlikli, daha düşük bir seviyede değiştiğinde ise küçük genlikli çıkış vermektedir. Giriş sabit olduğunda veya kalıcı durumda ise çıkış sıfır olacaktır. Sadece girişteki değişken bileşenler (AC) kapasitör üzerinden geçecektir.

Herhangi bir andaki çıkış gerilimi ile giriş gerilimi arasındaki ilişki :

$$V_o = -(R.C) \frac{dV_{in}}{dt} \quad (8.3)$$

Burada; $\frac{dV_{in}}{dt}$ giriş sinyalinin herhangi bir andaki eğimini veya değişim oranını göstermektedir.



Şekil 8.7. Seri direnç eklenmiş türev alıcı devre.

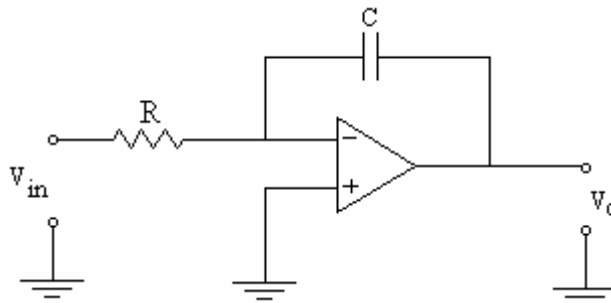
Basit bir türev alıcı devrede karşılaşılan en temel problem artan frekansla kapasitif reaktansın azalması ve bunun da devrenin kazancının artmasına neden olmasıdır. Reaktanstaki bu değişiklikten dolayı devre yüksek frekans gürültülerine karşı çok hassastır. Bu durumda yüksek frekans kazancına daha yüksek bir limit koymak için, Şekil 8.7’deki gibi kapasitöre seri bir direnç (R_s) eklenir. R_s direnci yüksek frekans gürültülerini sınırlar fakat aynı zamanda girişin kullanılabilir maksimum frekansını da;

$$f_{max} = \frac{1}{2 \cdot \pi \cdot R_s \cdot C}$$

ile sınırlar. f_{max} ’ın üzerindeki frekanslarda R_s baskın olur ve devre tersleyen yükseltici gibi davranır. f_{max} ’ın altındaki frekanslarda ise C baskın olur ve devre türev alıcı olarak davranır.

8.4. İntegral Alıcı Op-Amp’lar

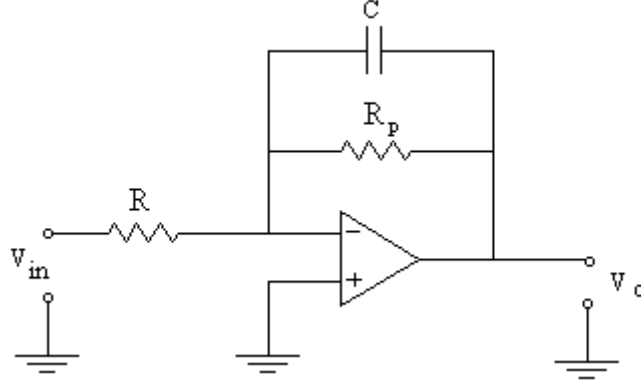
Bir türev devresinde direnç ve kapasitörün yeri değiştirildiğinde Şekil 8.8’deki integral alıcı olarak adlandırılan yeni bir devre elde edilir. İntegral alıcı devrede çıkış gerilimi giriş geriliminin integrali ile orantılıdır.



Şekil 8.8. İntegral alıcı devre.

$$V_o = -\frac{1}{R.C} \int V_{in} \quad (8.4)$$

Türev alıcı devredekine benzer bir problem integral alıcı devre için de geçerlidir. Kapasitörün reaktansı azalan frekansla birlikte artar ve dolayısıyla DC kazancı aşırı derecede yüksek olur. DC kazancı sınırlamak için Şekil 8.9’de görüldüğü gibi (C) kapasitörüne paralel olarak bir direnç (R_p) yerleştirilir. DC’de (sıfır frekans) devre tersleyen yükselteç gibi davranır.



Şekil 8.9. Paralel direnç eklenmiş integral alıcı devre.

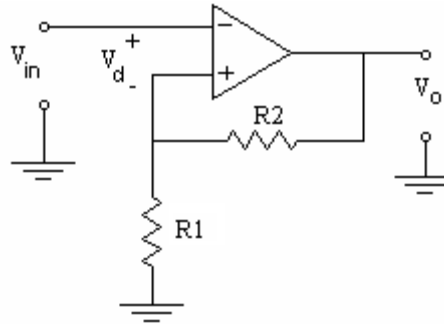
Yalnız, paralel bağlı R_p ’den dolayı integral alıcı devrenin belli bir frekans üzerinde (f_{min}) kullanılması söz konusu olur.

$$f_{min} = \frac{1}{2.\pi.R_p.C}$$

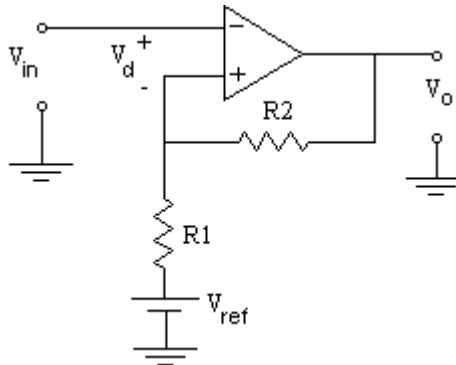
f_{min} ’in altındaki frekanslarda kapasitör açık devre olur, giriş integre edilmez ve devre tersleyen yükselteç gibi davranır. f_{min} ’in üstündeki frekanslarda ise kapasitör devrede baskın eleman olur ve giriş integre edilir.

8.5. Schmitt Trigger Op-Amp’lar

Schmitt Trigger pozitif geri besleme kullanan histerezis gibi faydalı özellikleri olan bir çeşit karşılaştırıcıdır. Histerezis özelliği op-amp’ın çıkış geriliminin iki farklı eşik gerilime sahip olduğunu ifade eder.



Şekil8.10. İşlemsel kuvvetlendiricili Schmitt Trigger devresi.



Şekil 8.11. Referans gerilimi eklenmiş Schmitt Trigger devresi.

Şekil 8.10 ve 8.11’de iki farklı Schmitt Trigger devresi görülmektedir. Şekil 8.10’daki Schmitt Triggerin dizaynı R1, R2 dirençleri ile V_i geriliminin seçimini içerir. Bu devre gerçekleştirildiği zaman, ters çevirmeyen girişteki gerilimin süperpozisyon teoremi ile bulunması gerekir:

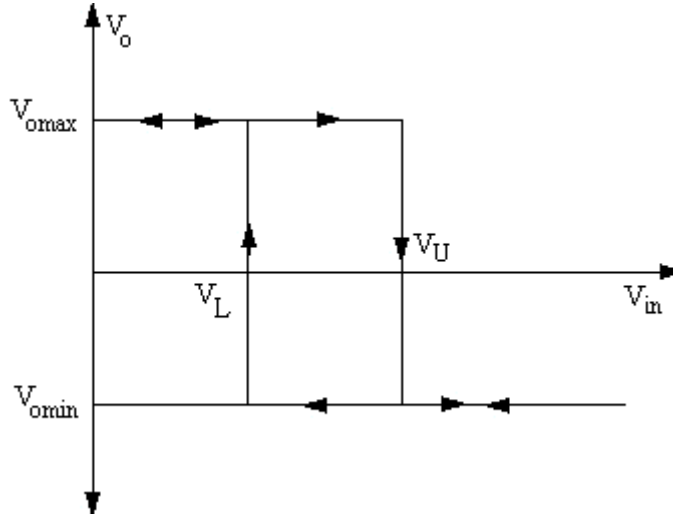
$$V_+ = V_o \frac{R1}{R1 + R2} + V_{ref} \frac{R2}{R1 + R2} \quad (8.5)$$

Burada V_o , Bölüm 8.2’de ifade edildiği gibi V_{omin} veya V_{omax} değerini alabilir. Bu nedenle, histerezis eğrisinin her bir yöndeki “dönme noktası” veya eşiği V_+ ayarlanarak tanımlanır ve üst ila alt eşik gerilimleri Denklem 8.6 ve 8.7’deki gibi bulabilir:

$$V_U = V_{omax} \frac{R1}{R1 + R2} + V_{ref} \frac{R2}{R1 + R2} \quad (8.6)$$

$$V_L = V_{omin} \frac{R1}{R1 + R2} + V_{ref} \frac{R2}{R1 + R2} \quad (8.7)$$

Şekil 8.12’deki Schmitt tetikleme devresinin geçiş eğrisinden görüldüğü gibi $V_{in} < V_U$ değerini alınca çıkış V_{omax} değerinde kalır. $V_{in} \geq V_U$ olduğunda ise çıkış V_{omin} değerinde kalır. Bu durumda V_{in} gerilimi azaltılırsa çıkış V_{omax} değerini $V_{in} = V_L$ olunca alır. Çıkış geriliminin konum değiştirmesi giriş gerilimi artarken V_U değerinde, azalırken de V_L değerinde olmaktadır.

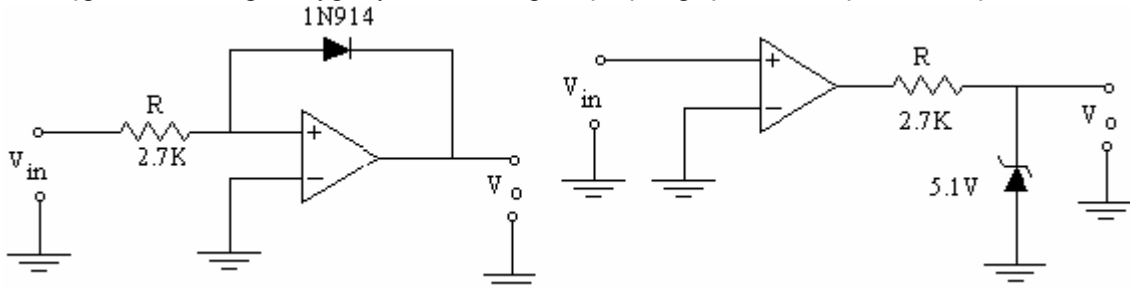


Şekil 8.12. Giriş gerilimi eklenmiş Schmitt devresinin geçiş eğrisi.

DENEY 1.1. Karşılaştırmalı

Ön Hazırlık:

1. Denklem (8.1)’i elde ediniz.
2. Op-Amp’lar için kullanılan kazanç-band genişliği ve yükselme eğimi terimlerini açıklayınız.
3. Şekil 8.13’deki devreler için giriş çıkış ilişkisini elde ediniz? V_{in} girişine 1kHz frekanslı, 2V genlikli üçgen ve kare dalgalar uygulayarak elde ettiğiniz çıkış dalga şekillerini ölçekli olarak çizin.



Şekil 8.13. Çıkışın sınırlandırıldığı op-amp devreleri.

4. Şekil 8.14 ve 8.15’deki devrelerin nasıl çalıştığını açıklayınız.
5. Şekil 8.14’deki devrede (P) düğümünün soluna doğru Thevenin eşdeğer devresini bulunuz. Thevenin direncinin V_o üzerindeki etkisini açıklayınız.
6. Şekil 8.14’deki devreyi V_{in} geriliminin 2-3V arasında farklı değerleri için PSpice ile simüle ederek eşik geriliminin seviyesini tespit ediniz. V_{in} ve R4 direnci üzerindeki gerilimleri zamana göre çizdiriniz.

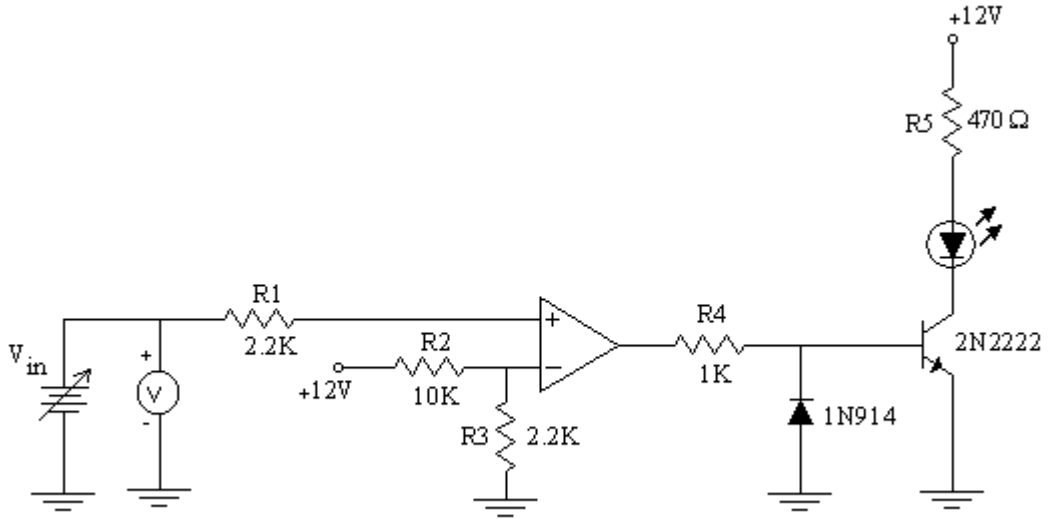
7. Şekil 8.15'deki devreyi PSpice ile simüle ediniz. Giriş ve çıkışın dalga şekillerini çizdiriniz.

Gerekli Elemanlar:

1. 741CP op-amp
2. İki adet 2K direnç
3. 10K direnç
4. 1K direnç
5. 470Ω direnç
6. 1N914 diyot
7. 2N2222 transistör
8. Led
9. Voltmetre
10. C.A.D.E.T. deney seti

Deneyin Yapılışı:

1. V_{in} gerilimini bir gerilim bölücü ile elde ederek Şekil 8.14'deki devreyi kurunuz.
2. Tersleyen girişe uygulanan referans gerilimini hesaplayınız ve ölçünüz.
3. V_{in} gerilimini değiştirerek karşılaştırıcının çıkışının anahtarlandığı eşik geriliminin seviyesini tespit ediniz.
4. Ölçülen V_{ref} gerilimi ile eşik gerilimi arasındaki farkı bulunuz.



Şekil 8.14. Deney 1.1'in bağlantı şeması.

Raporda İstenenler:

1. Laboratuvar A'yı ölçebilir misiniz? Eğer cevabınız evet ise nasıl ölçersiniz? Hayır ise niçin ölçemezsiniz?
2. Ölçüm sonuçlarınız ile ön hazırlık sonuçlarınız uyumlu mu?
3. $V_{ref} = -3V$ olduğunda girişin hangi değerleri için led yanar?
4. Ön hazırlığın 3. sorusunun cevabını raporda da belirtiniz.

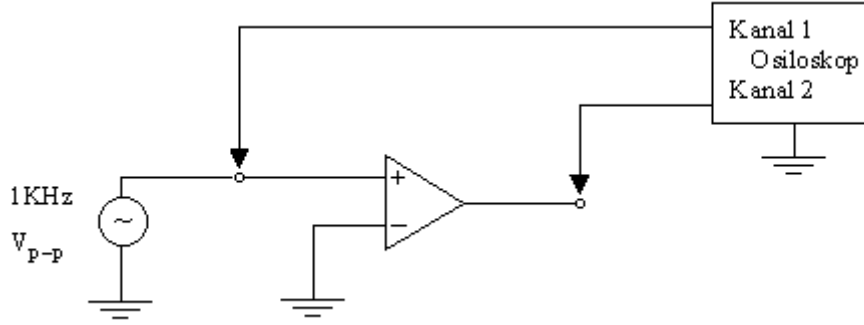
DENEY 1.2. Sinüs İşaretleri Kare Dalgaya Dönüştürücü

Gerekli Elemanlar:

1. 741CP op-amp
2. İki kanallı osiloskop
3. C.A.D.E.T. deney seti

Deneyin Yapılışı:

1. Şekil 8.15' deki devreyi kurunuz.
2. Osiloskop ayarlarını yapınız.
 - a. Kanal 1 1V/cm
 - b. Kanal 2 5V/cm
 - c. Zaman 0.1 ms/cm
3. Devreye uygulanacak sinüs girişini setin üzerindeki kaynaktan $V_{p-p}=3.5V$ olacak şekilde ayarlayınız. Devrenin DC ve AC girişlerini yapınız.
4. Giriş ve çıkışın tepeden tepeye değerlerini kaydediniz.
5. Elde edilen kare dalga'nın yükselme zamanını tespit ediniz.



Şekil 8.15. Deney 1.2'nin bağlantı şeması.

Raporda İstenenler:

1. Giriş ve çıkışın dalga şeklini çiziniz.
2. Ölçümlerden faydalanarak pozitif ve negatif doyum gerilim değerlerini bulunuz.

DENEY 2. Türev Alıcı

Ön Hazırlık:

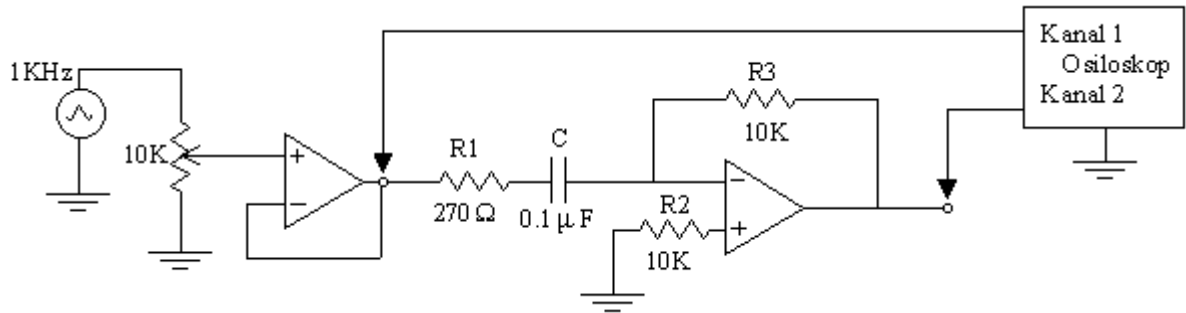
1. Denklem (8.3)'teki giriş çıkış ilişkisini elde ediniz.
2. Şekil 8.16'daki devre için V_{in} girişine frekansı 1 KHz ve genliği $2V_{p-p}$ olan üçgen, kare ve sinüs dalgalar uygulayarak giriş ve çıkış dalga şekillerini zamana göre çiziniz.
3. Giriş ve çıkış dalga şekillerin zamana göre çizmek için PSpice kullanınız.

Gerekli Elemanlar:

1. 741CP op-amp
2. TL-081 op-amp
3. 270Ω direnç, 2 adet 10K direnç
4. $0.1\mu F$ kapasitör
5. İki kanallı osiloskop
6. C.A.D.E.T. deney seti

Deneyin Yapılışı:

1. Şekil 8.16'daki devreyi kurunuz. V_{in} girişini ya direkt olarak setin üzerindeki testere dişi sinyal üreticinden ya da dışarıdan bağlanan bir kaynaktan veriniz. Burada TL-081 tampon (buffer) devresine ihtiyaç duyulmuştur. Çünkü türev devresinin giriş empedansı düşüktür. Tampon devresi üretic çıkışı ile türev devresi arasındaki gerekli olan empedans uyumunu sağlar.
2. Osiloskobun ayarlamalarını aşağıdaki gibi yapınız.
 - a. 1. Kanal 1 V/cm
 - b. 2. Kanal 2 V/cm
 - c. Zaman ayarı 0.2 ms/cm
 - d. DC konum
3. Devreye giriş gerilimini uygulayarak giriş ile çıkışın dalga şekillerini osiloskop ekranında gözleyiniz. Kanal 1' in bağlı olduğu kaynak gerilimini $2V_{p-p}$ olacak şekilde ayarlayınız.
4. Osiloskobun her iki kanalının da referans ayarı yapınız.
5. Çıkış geriliminin tepe değerini hesaplayınız.
6. Girişin frekansını değiştirerek çıkıştaki etkisini gözlemleyiniz.
- 7.



Şekil 8.16. Deney 2'nin bağlantı şeması.

Raporda İstenenler

1. Deneyde elde edilen giriş ve çıkış dalga şekillerini çizin.
2. Deneyde elde edilen sonuçlar ile ön hazırlıkta bulduğunuz PSpice sonuçlarını karşılaştırınız? Aralarında fark bulunuyorsa bu farkın nedenlerini belirtiniz.
3. Giriş sinyalinin frekansını 10kHz ve genliğini 1mV alarak çıkış sinyalini hesaplayınız ve PSpice ile zamana göre çizdiriniz?
4. Giriş sinyali 1kHz'lik sinüs dalgası olarak verilirse çıkışın dalga şekli nasıl olacaktır?
5. Devrenin DC kazancı nedir?

DENEY 8. İntegral Alıcı

Ön Hazırlık:

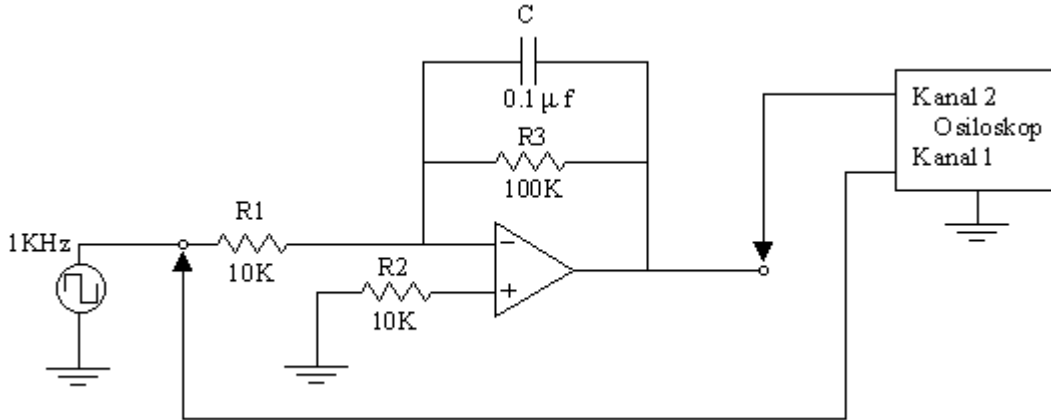
1. Denklem (8.4)'deki giriş çıkış ilişkisini elde ediniz.
2. Şekil 8.14'deki devre için V_{in} girişine frekansı 1kHz ve genliği 7V_{p-p} olan üçgen ve sinüs dalgalar uygulayarak giriş ve çıkış dalga şekillerini zamana göre çizin.
3. Giriş ve çıkış dalga şekillerini zamana göre çizmek için PSpice kullanınız.
4. Farklı direnç ve kondansatör değerleri için devreyi PSpice ile simüle ediniz.

Gerekli Elemanlar:

1. 741CP op-amp
2. 2 adet 10K direnç
3. 0.1 μ F kapasitör
4. İki kanallı osiloskop
5. C.A.D.E.T. deney seti

Deneyin Yapılışı:

1. Şekil 8.17'deki devreyi kurunuz. V_{in} giriş sinyalini uygulayınız. Bu girişi setin üzerindeki kare dalga çıkışından yapınız (7V_{p-p}).
2. Osiloskobun ayarlamalarını aşağıdaki gibi yapınız.
 - a. 1.Kanal 2V/cm
 - b. 2.Kanal 1V/cm
 - c. Zaman ayarı 0.2 ms/cm
 - d. DC konum
3. Osiloskobun her iki kanalının da referans ayarını yapınız.
4. Devreye giriş gerilimini uygulayarak giriş ile çıkışın dalga şekillerinin osiloskop ekranında gözleyiniz.



Şekil 8.17. Deney 8'in bağlantı şeması.

Raporda İstenenler

1. Deneyde elde edilen giriş ve çıkış dalga şekillerini çizin.
2. Deneyde elde edilen sonuçlar ile PSpice sonuçlarını karşılaştırınız. Aralarında fark bulunuyorsa bu farkın nedenlerini belirtiniz.
3. Giriş frekansını 10kHz alarak çıkış dalgasının nasıl olacağını hesaplayınız ve PSpice ile zamana göre çizdiriniz.
4. İntegral alıcı devrenin frekans tepkisi hangi tip filtreye benzemektedir?
5. Devrenin DC kazancı nedir?

DENEY 4. Schmitt Trigger

Ön Hazırlık:

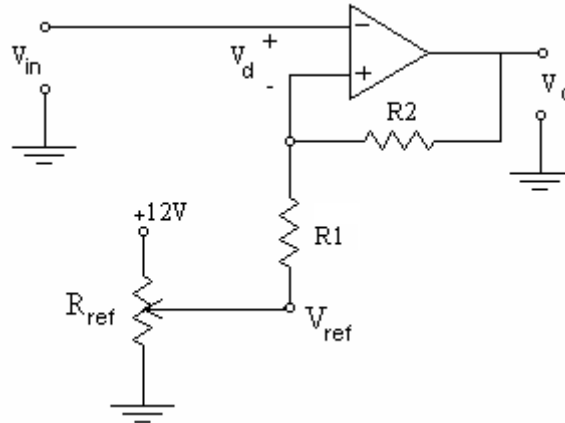
1. Denklem (8.5)'deki giriş çıkış ilişkisini elde ediniz.
2. Şekil 8.18'deki devreyi $V_{CC}=12V$ olarak PSpice ile simüle ediniz. Girişe göre çıkış dalga şeklini çizdiriniz.
3. R_1 ve R_2 'yi 6K alarak devrenin çıkışını bulunuz. PSpice ile simüle ederek histerezisin genişliğindeki değişimi gözleyiniz.
4. Histerezis özelliğinden yararlanılarak hangi uygulamalar yapılabilir?

Gerekli Elemanlar:

1. 741CP op-amp
2. 1 adet 4.7K direnç
3. 1 adet 2.2K direnç
4. 1K ayarlı direnç
5. İki kanallı osiloskop
6. Protoboard
7. C.A.D.E.T. deney seti

Deneyin Yapılışı:

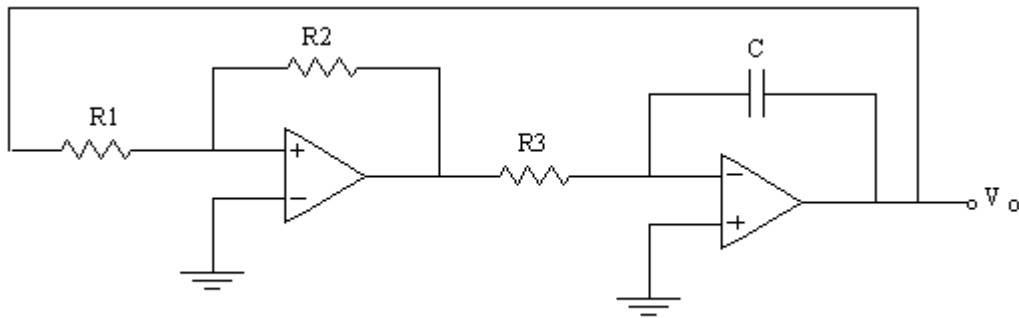
1. Şekil 8.18'deki devreyi protoboard üzerinde kurunuz.
2. $R_2=2.2K$ ve $R_1=4.7K$ olarak seçiniz.
3. Giriş gerilimini 10V genlikli ve 1KHz frekanslı sinüs sinyali olarak ayarlayınız.
4. V_s gerilimini osilokobun 1. Kanalına ve V_o gerilimini ise 2. Kanalına bağlayınız.
5. Osiloskobu x-y konumuna getiriniz.
6. R_{ref} değerini değiştirerek eğrideki değişimi gözlemleyiniz
7. $-12V$ için aynı işlemleri yapılırsa eğride farklılık olur mu?



Şekil 8.18. Deney 4'ün bağlantı şeması.

Raporda İstenenler

1. Deneyde elde edilen giriş ve çıkış dalga şekillerini çiziniz.
2. Deneyde elde edilen sonuçlar ile PSpice sonuçlarını karşılaştırınız. Aralarında fark bulunuyorsa bu farkın nedenlerini belirtiniz.
3. Referans gerilimindeki değişimin etkisi nedir?
4. Şekil 8.19'daki devrede çıkış gerilimini devre elemanları cinsinden bulunuz ve sonucu ölçekli olarak çiziniz?.



Şekil 8.19. Ödev için verilen devre şeması

DOĞRUSAL OLMAYAN OP-AMP DEVRELERİ

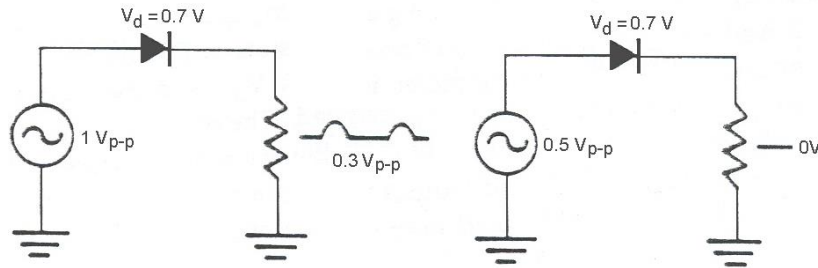
9. DOĞRUSAL OLMAYAN OP-AMP DEVRELERİ

9.1 Giriş

Eğer bir devrenin çıkışı girişi ile doğrudan orantılı değilse, yani giriş-çıkış ilişkisi lineer olmayan bir fonksiyon ise devreye doğrusal olmayan (nonlinear) devre denir. En çok kullanılan doğrusal olmayan op-amp'lı devreler; duyarlı yarım dalga doğrultucu, duyarlı tam dalga doğrultucu, tepe değer tutucu, logaritmik yükseltici ve ters logaritmik yükselticidir. Bunlardan ilk üçü bu deney kapsamında incelenecektir.

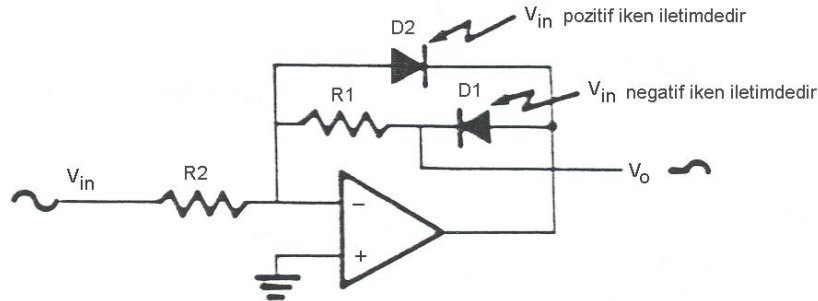
9.2. Duyarlı Yarım Dalga Doğrultucu

Yarım dalga doğrultucu olarak Şekil 9.1'deki gibi basit tek diyotlu devreyi kullanırsak diyotun doğrusal olmayan karakteristiği ile sınırlanırız. Diyotun üzerindeki gerilim düşümü nedeniyle çok küçük işaretlerin doğrultulması mümkün olmaz. Diyotun eşik gerilim değerinden küçük gerilimler hiç geçirilmez ve birkaç volt mertebesinde olan işaretler ise bu gerilim düşümü nedeniyle oldukça bozulur.



Şekil 9.1 İdeal olmayan doğrultma

Klasik diyotları bir op-amp devresinde geri besleme elemanı olarak kullanarak bu işaret genliği kısaltılmasının üstesinden gelmek mümkündür. Elde edilen bu devreye “duyarlı yarım dalga doğrultucu” denir.

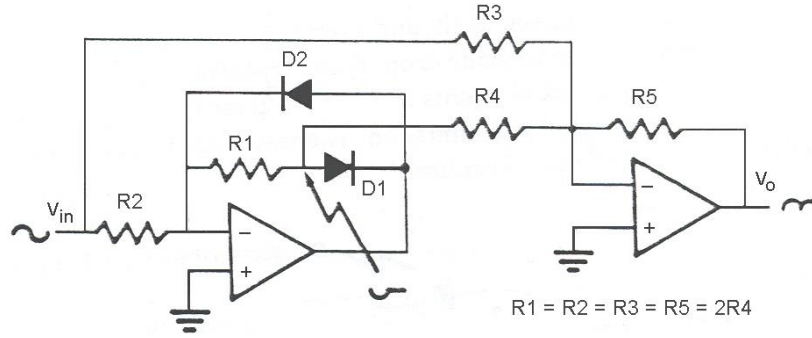


Şekil 9.2 Duyarlı yarım dalga doğrultucu

Şekil 9.2'deki devrenin çıkışı, op-amp'ın çıkışından değil R_1 ve D_1 'in birleştiği noktadan alınmıştır. Giriş işareti pozitif olduğunda geri besleme akımının tamamı D_2 'den akar ve devrenin çıkışı sıfır olur. Giriş işareti negatif olduğunda ise geri besleme akımı R_1 ve D_1 'den akar ve giriş işareti çıkışta görünür. Giriş negatife gider gitmez op-amp'ın çıkışı D_1 'in iletime geçmesi için gereken pozitif gerilim seviyesine sıçar ve böylece diyotun eşik geriliminin olumsuz etkisi ortadan kaldırılmış olur. D_1 iletime geçtiğinde devre, kazancı 1 olan ters çeviren kuvvetlendirici olarak çalışır. Sonuç olarak çıkış, girişin yarım dalga doğrultulmuş şeklidir ve diyot eşik geriliminden küçük gerilimler de doğrultulabilir.

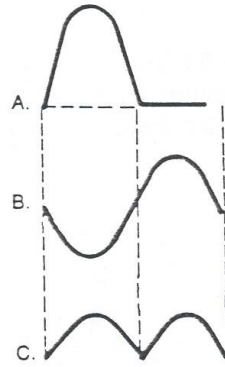
9.3 Duyarlı Tam Dalga Doğrultucu

Şekil 9.3'te op-amp'lı duyarlı tam dalga doğrultucu gösterilmiştir. Bu bir yarım dalga doğrultucu ile bir toplayıcının ard arda bağlanması ile elde edilmiştir. R_3 ve R_4 'ün girişlerindeki gerilimler, sırasıyla $-R_5/R_3$ ve $-R_5/R_4$ kat kuvvetlendirilerek toplanır.



Şekil 9.3 Duyarlı tam dalga doğrultucu

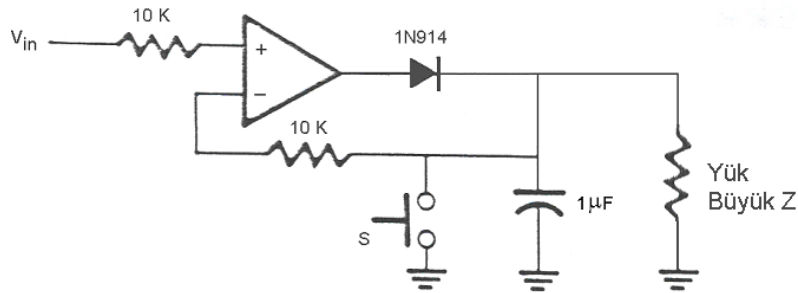
Toplayıcının girişlerinden biri V_{in} 'dir ve bu işaret -1 kat kuvvetlendirilir, toplayıcının diğer girişindeki yarım dalga doğrultulmuş işaret ise -2 kat kuvvetlendirilir. Şekil 9.4'de görüldüğü gibi bu iki işaret toplandığında toplayıcının çıkışında tam dalga doğrultulmuş işaret elde edilir.



Şekil 9.4 Toplayıcıya ait dalga şekilleri

9.4. Tepe Değer Sezici (Peak Detector)

Tepe değer sezici, giriş işaretinin en yüksek değerini yakalar ve tutar. Şekil 9.5'teki devre bir periyot süresi için giriş işaretinin pozitif yarı periyotta aldığı en büyük değeri hatırlar. Bir tepe değer dedektörü, dalga şekline bakmaksızın hemen hemen her dalga şeklinin en büyük değerini ölçmek için veya tek başına bir darbenin (pulse) tepe değerini ölçmek için kullanılabilir. Klasik ölçü aletleri, giriş işaretinin genellikle ortalama değerini veya bazı durumlarda etkin (efektif) değerini ölçerler.



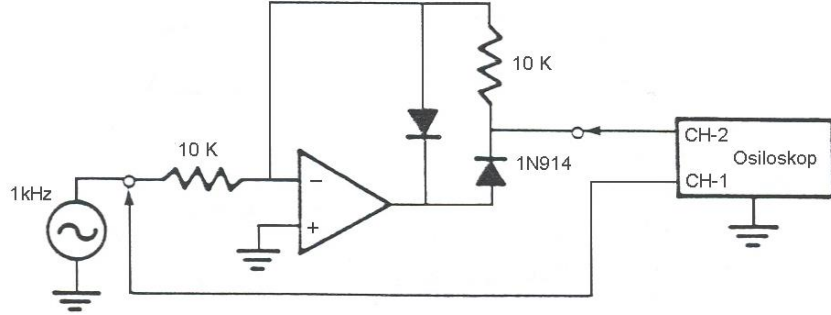
Şekil 9.5 Pozitif tepe değer tutucu devre

Girişe pozitif gerilim uygulandığında op-amp, girişlerinin ikisini de aynı seviyede tutmak istediğinden, çıkış pozitif gidecek ve kondansatörü yaklaşık olarak giriş gerilimi V_{in} değerine dolduracaktır. V_{in} daha da artarsa kondansatör gerilimi de aynı oranda artacaktır (daima giriş fark gerilimi minimize edilecektir). Eğer V_{in} azalırsa op-amp çıkışı negatif doyuma gidecek fakat kondansatör, ters yönde bağlanmış diyot nedeniyle boşalamayacaktır ve V_{in} 'in önceki en yüksek gerilim değerinde kalacaktır. Hafızada kalma zamanı diyotun kaçak akımı, kondansatörün kaçak akımı, yükselticinin bias akımı ve yükleme nedenleriyle sınırlıdır. Bütün bu sayılanlar birleşerek kondansatörde yük kaybına neden olurlar. Genellikle, yüksek giriş empedansına sahip bir

gerilim izleyici (tampon, buffer), kondansatör üzerindeki gerilim bilgisini onu yüklemekten almak için kullanılır. Devreyi resetlemek için kondansatör kısa bir süre için kısa devre edilir.

9.5. Deneylerin Yapılışı

Deney 1 : Duyarlı Yarım Dalga Doğrultucu



Şekil 9.6 Deney bağlantı şeması

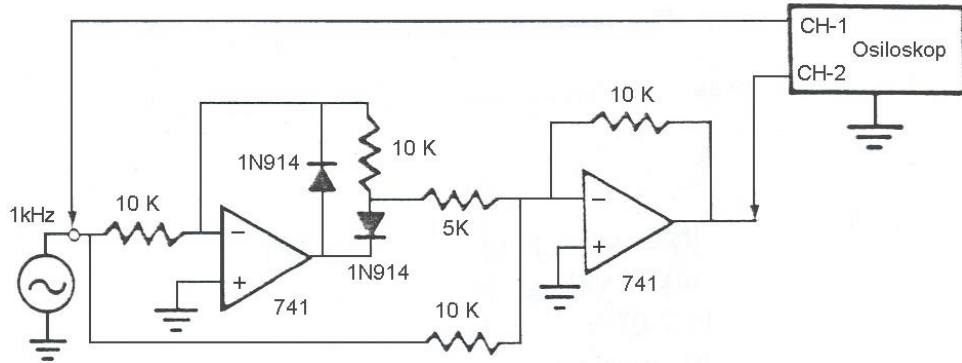
Deneyin Yapılışı:

1. Şekil 9.6'teki devreyi kurunuz. İşaret kaynağı CADET setinden veya eşdeğerinden alınan ve tepe değeri birkaç volt olan sinüstür.
2. Osiloskobu kanal 1 ve kanal 2, 1 V/cm ;zaman ölçeği (time base) 0.2µ/cm'ye ayarlayınız.
3. Devreye gerilim uygulayınız ve çıkış dalga şeklini gözleyiniz. Giriş ve çıkış dalga şekillerini osiloskop ekranında üst üste çakıştırınız. Çıkışın, girişin alt yarım dalgasının ters çevrilmiş hali olduğunu tespit ediniz.
4. Çıkış geriliminin tepeden tepeye değerini ($V_{in\ p-p}=?$) ve çıkış geriliminin sıfırdan tepeye değerini ($V_{0peak}=?$) ölçünüz ve not ediniz. ($V_{0peak}=0.5 * V_{in\ p-p}$)

Sorular

1. Şekil 9.6'daki devrenin pozitif giriş işareti için kazancı kaçtır?
a) 1 b) 2 c) 0 d) -1
2. Şekil 9.6'daki devrenin negatif giriş işareti için kazancı nedir?
a) 1 b) 2 c) 0 d) -1

Deney 2: Duyarlı Tam Dalga Doğrultucu



Şekil 9.7 Deney bağlantı şeması

Deneyin Yapılışı:

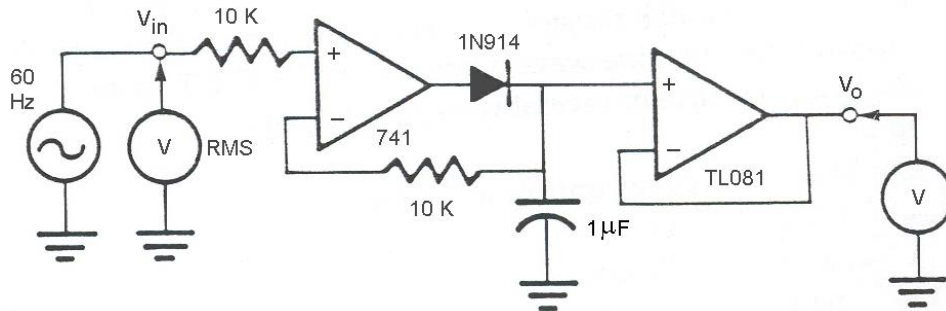
1. Şekil 9.7'deki devreyi kurunuz. İki adet 10_kΩ'luk direnci paralel bağlayarak 5 kΩ'luk direnci oluşturunuz. İşaret kaynağı CADET setinden veya eşdeğerinden alınan ve tepe değeri birkaç volt olan sinüstür.
2. Osiloskobu kanal 1 ve kanal 2, 1 V/cm; zaman ölçeği (time base) 0.2 µ/cm'ye ve DC girişe ayarlayınız.
3. Devreye gerilim uygulayınız ve çıkış dalga şeklini gözleyiniz. Giriş ve çıkış dalga şekillerini osiloskop ekranında üst üste çakıştırınız. Çıkış dalga şeklinin, girişin tam dalga doğrultulmuş hali olduğunu tespit ediniz.

4. Çıkış geriliminin tepeden tepeye değerini ($V_{in\ p-p}=?$) ve çıkış geriliminin sıfırdan tepeye değerini ($V_{0peak}=?$) ölçünüz ve not ediniz. ($V_{0peak}=0.5 * V_{in\ p-p}$)

Sorular

- Şekil 9.7'deki devrenin çıkış geriliminin tepe değeri 10 V ise, çıkışın ortalama değeri kaç voltur?
a) 6.36 V b) 7.07 V c) 9.00 d) 10.0 V
- Tam dalga doğrultucunun çıkışının ortalama değerinin, yarım dalga doğrultucunun çıkışının ortalama değerine oranı nedir?
a) 1.11 V b) 1.41 V c) 2.00 V d) 1.00 V
- Şekil 9.7'deki devrenin kazancının mutlak değeri kaçtır?
a) 1.11 V b) 1.41 V c) 2.00 V d) 1.00 V
- Şekil 9.7'deki devrenin giriş empedansının değeri kaçtır?
a) 5 k b) 10 k c) 20 k d) 30 k

Deney 3 Tepe Değer Sezici (Peak Detector)



Şekil 9.8 Deneyin bağlantı şeması

741 tipi op-amp tepe değer dedektörü, TL081 tipi op-amp tampon devre için kullanılmıştır.

Temel Bağlantılar:

$$V_{0dc} = V_{inpeak}$$

Bir sinüs dalga şekli için; $V_{peak} = V_{rms} * 1.414$ ve $V_{peak} = (V_{p-p})/2$

Deneyin Yapılışı:

- Şekil 9.8'deki devreyi kurunuz. İşaret kaynağı CADET setinden veya eşdeğerinden alınan ve tepe değeri birkaç volt olan sinüstür. İşaret kaynağının tepe değeri kondansatörün DC çalışma gerilimi değerini aşmamalıdır. Giriş gerilimi osiloskopa veya tercihen bir RMS voltmetre ile ölçülmelidir.
- Osiloskobu kanal 1, 0.5 V/cm; zaman ölçeği (time base) 0.2 μ/cm'ye veya AC voltmetreyi birkaç volt okuyacak kademeye; DC voltmetreyi birkaç volt okuyacak kademeye ayarlayınız.
- Gücü uygulayınız ve giriş işaretinin değerini okuyunuz. Eğer giriş osiloskoptan okunuyorsa tepeden tepeye değeri okuyarak 2'ye bölünüz ve tepe değerini bulunuz. Eğer giriş RMS voltmetreyle okunuyorsa okuduğunuz değeri 1.414 ile çarparak girişin tepe değerini bulunuz. Çıkıştaki DC voltmetreden okunan değer, girişin tepe değerine eşit olmalıdır.
- V_0 ve V_{in} değerlerini okuyunuz ve not ediniz. V_0 (ölçülen) =V DC, V_{in} (ölçülen) =Vrms =V_{p-p}
- Temel bağlantılarda verilen eşitlikleri kullanarak giriş işaretinin tepe değerini hesaplayınız. ($V_{inpeak} = \dots\dots\dots V$) Bu değerle V_0 değerini karşılaştırınız, birbirlerine çok yakın çıkmaları gerekir.

Sorular

- Şekil 9.8'deki devrenin girişine uygulanan gerilimin tepe değeri 1 V ise, tepe değer yükseltecinin çıkış gerilimi yaklaşık olarak kaç voltur?
a) 1.0 V b) 1.6 V c) 0.4 V d) 2.0
- Şekil 9.8'deki devrenin girişine simetrik olmayan +2 V pozitif, -4 V negatif tepe değerli dalga şekli uygulanırsa ve diyodun yönü de ters çevrilirse çıkış geriliminin değeri kaç volt olur?
a) 6 V b) 2 V c) -4 V d) -6 V e) -2 V

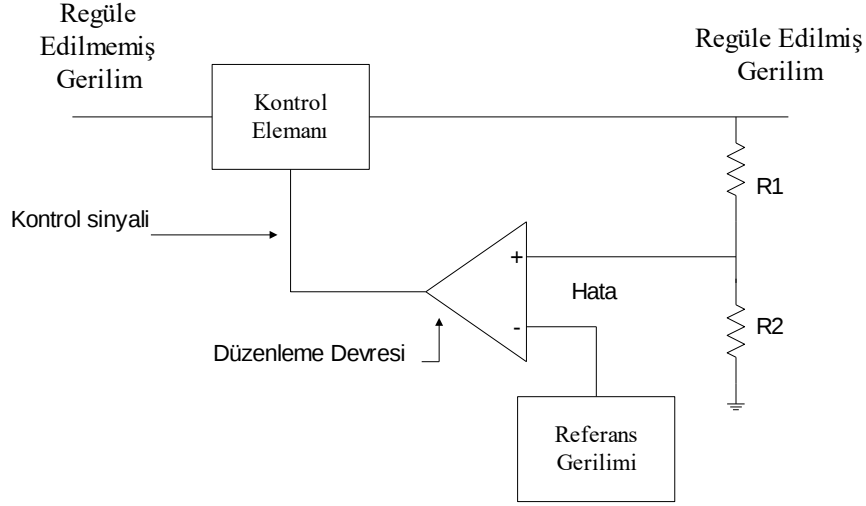
Raporda İstenilenler:

1. Doğrusal olmayan op-amp uygulamaları deneylerinde elde edilen sonuçları yazıp osiloskop çıktılarını ölçekli çizerek deneyi yorumlayınız.
2. Duyarlı tam dalga doğrultucuyu Electronic Workbench programında modelleyerek giriş-çıkış dalga şekillerinin birer çıktısını deney raporuna ekleyiniz. Elde ettiđiniz deneysel sonuçlarla karşılaştırınız.

AKIM ve GERİLİM REGÜLATÖRLERİ

10.1.Giriş

Gerilim regülatörleri, yük üzerindeki gerilimin sabit kalmasını sağlayan elektronik devrelerdir. Yük üzerindeki gerilim, giriş gerilimindeki değişimlerden, çalışma ortamındaki ısı değişimlerinden ve çıkıştaki yük değişimlerinden dolayı artar ya da azalır.



Şekil 10.1.Seri geçişli regülatör devresi ve elemanları.

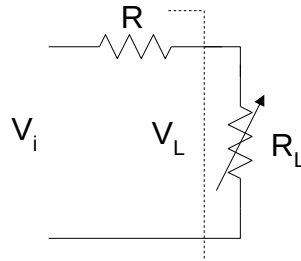
Bir regülatör devresi 4 ana bölümden oluşur. Bunlar şekil 10.1.'de gösterildiği üzere;

- Kontrol elemanı(devreye bağlanışına göre regülatör seri ya da şönt geçişli olarak adlandırılır.)
- Referans gerilimi
- Örnek alıcı devre
- Düzenleme devresi (Referans gerilimi ile çıkış geriliminin karşılaştırıldığı ve kontrol sinyalinin üretildiği bölüm.)

Kontrol elemanı; giriş ile çıkış arasında seri bağlanmış transistörden ibarettir. Referans gerilim kaynağındaki referans değer ile kontrol elemanının çıkışından alınan gerçek değer düzenleme devresinde karşılaştırılır. Referans değerinden bir sapma var ise düzenleme devresinin çıkışında bu sapma oranında bir fark gerilimi elde edilir. Elde edilen bu fark gerilimi ile kontrol elemanı uyarılarak, kontrol elemanının çıkışı istenen değerde tutulur.

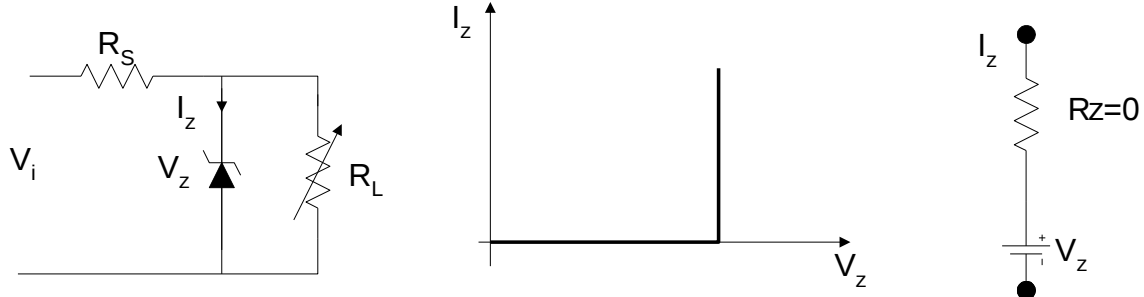
10.2. Zener ve Termistörlü Gerilim Regülatörleri

Regülatörlerin iki temel konfigürasyonu söz konusudur. Şekil 10.2.'deki devreyi göz önüne alalım. Bu sistemde çıkıştaki yükün değişken olması durumunda sistem çıkışındaki gerilimde sürekli olarak değişken olacaktır. Bu sistemin gerilim regülasyonuna ihtiyaç gösterdiği ortadadır.



Şekil 10.2. Regülasyona ihtiyaç duyan bir devre.

Şekil 10.3.'de zener diod ile dizayn edilmiş basit bir şönt geçişli regülatör ve zener diodun eşdeğer devresi ile karakteristiği görülmektedir. Şekilden de görüldüğü gibi bu devre, sadece bir zener dioddan ve seri bir Rs direncinden oluşmaktadır.



Şekil 10.3. Zenerli şönt geçişli bir gerilim regülatörü, akım-gerilim karakteristiği ve zener eşdeğer devresi.

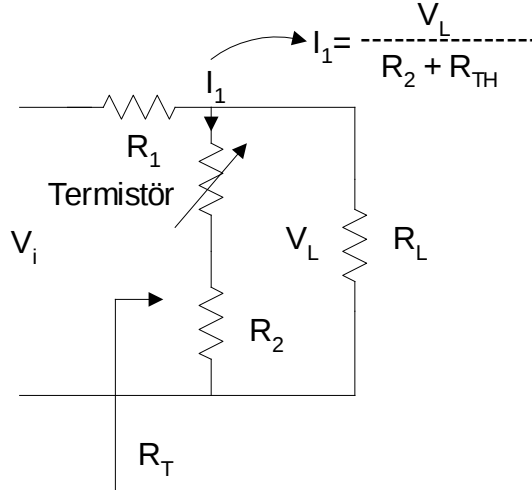
Şekil 10.3.'deki devredeki minimum R_L yükünün elde edilmesi için zener açık devre iken çıkış gerilimi ve giriş gerilimi arasındaki ilişki yazılmalıdır.

$$V_L = \frac{R_L}{R_L + R_S} V_i$$

Zener iletimde iken $V_L=V_Z$ olacaktır. Bu durumda maksimum yük akımı $I_L = \frac{V_L}{R_L}$ olur. Buradaki yaklaşımda $R_Z \approx 0$ olarak kabul edilmiştir.

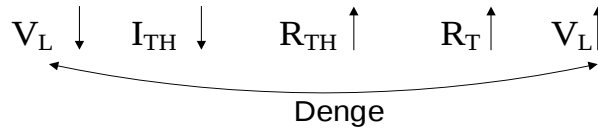
$R_Z \neq 0$ olduğu durumdaki minimum ve maksimum yük durumundaki gerilim regülasyonunu bulunuz.

Şekil 10.4.'de termistör ile dizayn edilmiş şönt geçişli bir gerilim regülatörü görülmektedir.



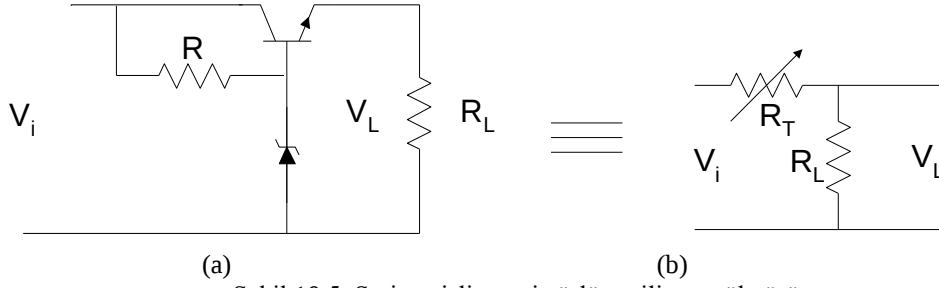
Şekil 10.4. Termistörlü şönt geçişli bir gerilim regülatörü.

Eğer bu devrede çıkıştaki V_L gerilimi azalırsa termistörden geçen akımda azalacaktır. Bu durumda termistörün akımından dolayı oluşan sıcaklığı düşecek ve termistörün direnci artacaktır. $R_T = R_T / (R_{TH} + R_2)$ artacak, yük gerilimi $V_L = V_i R_T / (R_T + R_1)$ 'de bir artma görülecektir. Aşağıdaki yapı sistemin genel davranışını göstermektedir.



10.3. Transistörlü Gerilim Regülatörleri

Bir gerilim regülatörünün performansı transistör gibi aktif elemanlar kullanılarak artırılabilir. Şekil 10.5.a'da seri geçişli transistörlü basit bir regülatör devresi görülmektedir. Burada transistör, direnci çalışma şartlarına bağlı olarak değişen bir direnç gibi davranır. Devrenin yaklaşık eşdeğeri şekil 10.5.b'de görülmektedir.



Şekil 10.5. Seri geçişli transistörlü gerilim regülatörü.

R_L ' deki değişimler için V_L ' nin sabit kalması isteniyorsa, R_L ' nin R_T ' ye oranının sabit kalması gerekir. Bu durumda gerilim bölücü kuralından, çıkış gerilimi ve giriş gerilimi arasındaki ilişki aşağıdaki gibi olur:

$$V_L = \frac{\overbrace{R_L}^{\text{Sabit } V_L \text{ için } (V_i = \text{sbt}) \text{ sabit kalır}}}{R_L + R_T} \cdot V_i$$

Bu durumu özetleyecek olursak aynı gerilim bölümünü sürdürmek için; R_L yükünün artması ve azalması için R_T ' nin de aynı şekilde ve aynı oranda değişmesi gerekir.

Bu devrede R_L ' nin azalmasına bağlı olarak artan akım ihtiyacı, V_L ' nin genliğinde azalma eğilimi yaratacaktır. Ancak Şekil 10.5.a' da görüldüğü gibi ,

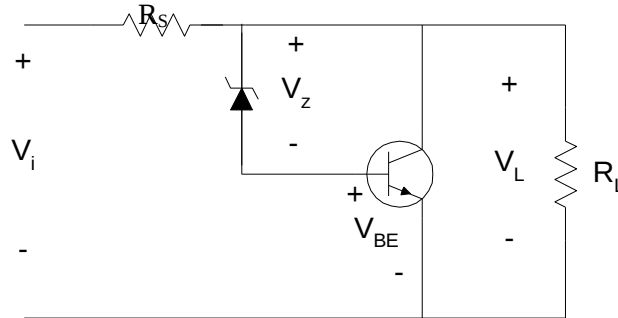
$$V_{BE} = \hat{V}_Z - V_L$$

V_Z ' nin genliği sabit olduğundan V_L ' deki bir azalma, V_{BE} ' de bir artışa neden olacaktır. Transistörün iletim seviyesinin artması kollektör-emiter arasındaki direncin azalmasına neden olacaktır.

Şekil 10.10' da şönt geçişli transistörlü bir gerilim regülatörü verilmiştir. Bu devrede V_L ' nin genliğindeki artma veya azalma eğilimi

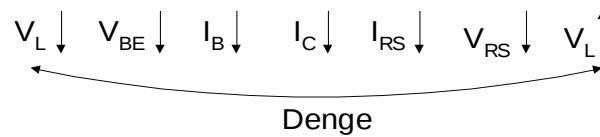
$$V_{BE} = V_L - \hat{V}_Z$$

olduğundan V_{BE} üzerinde buna karşılık gelen bir etkiye sahip olacaktır.



Şekil 10.10. Şönt geçişli transistörlü gerilim regülatörü.

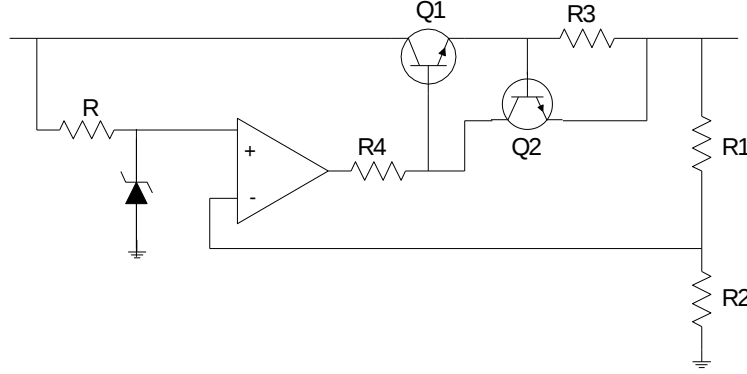
Transistörün iletim seviyesi düştüğünden V_L ' deki azalmaya bağlı olarak R_S direncinden geçecek olan akımda düşecektir. R_S üzerindeki gerilim düşümünün azalması, V_L ' nin genliğindeki azalma eğilimini dengeleyecektir. Bu durumda sıralı mantık ile,



elde edilir.

10.4. Akım Sınırlama

Regülatör çıkışında bir kısa devre veya aşırı yüklenme olması durumunda devre elemanlarının aşırı akıma karşı korunması arzu edilir. Aşağıdaki devre kısa devre ve aşırı yük akımına karşı korunması düşünülerek tasarlanmıştır. Eğer R3 üzerindeki gerilim yaklaşık 0.7V' u aştığında Q2 iletme geçer ve Q1' in bazına doğru akan akımı azaltmaya çalışır. Çıkış gerilimi artmaya çalışırken Q1 transistörü vasıtasıyla bu gerilim düşürülmeye çalışılır.



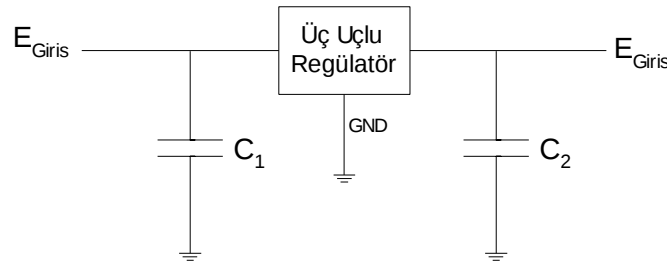
Şekil 10.7. Akım sınırlamalı gerilim regülatörü.

10.5. Entegre (IC – Integrated Circuit) Gerilim Regülatörleri

Gerilim regülatörleri yaygın olarak kullanılan IC entegre devrelerini de kapsar. Bu devreler tek bir IC çipinin üzerinde toplanan referans kaynağı, hata amplifikatörü, kontrol elemanı ve aşırı yük koruma devrelerini içerir. İç yapıları sayısal (ayrık) gerilim regülatörü devrelerinden farklı olmasına rağmen çalışmaları aynıdır.

Entegre tip gerilim regülatörleri; yapılarında bulunan referans kaynağı, fark yükselteci, kontrol elemanı, aşırı yük koruma ve sıcaklık dengeleme gibi devrelerle çıkış akım ve geriliminde çok iyi bir regüle sağlarlar.

Şekil 10.8' de tipik bir IC regülatör devresi verilmiştir. Tam bir uygulama sadece giriş gerilimi ile çıkış gerilimi arasında minimum gerilim düşümüne ve giriş devresi ile çıkış devresi arasında ortak bir toprağa ihtiyaç duyar. Bu gerilim düşümü 2V' tan biraz düşüktür. C1 bir filtre kapasitörü olarak sürekli kullanılmalıdır. C2' ya ise sürekli gerek duyulmaz, fakat daha düşük bir AC empedans sağlaması açısından faydalıdır. Genelde bu tip regülatörler 5, 10, 8, 10, 12, 15, 18 ve 24V gerilim oranlarında kullanılabilir. Akım oranları ise 0.1A ile 3A arasındadır.



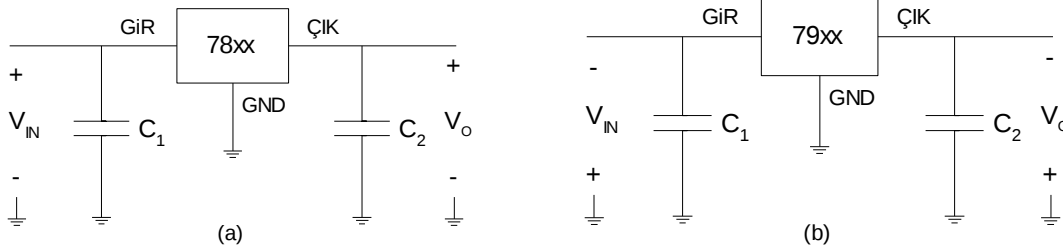
Şekil 10.8. Üç uçlu entegre regülatör.

10.5.1. Pozitif Gerilim Regülatörleri

78 serisi ve TDD110 serisi üç uçlu entegre gerilim regülatörleri pozitif çıkış verirler. 78 serisi regüle entegreleri değişik akım ve gerilimler için üretilmişlerdir. 78xx serisi için çıkış akımı 1A, 78Mxx serisi çıkış akımı 500mA ve 78Lxx serisi için çıkış akımı 100mA' dir. TDD110xx serisi pozitif regüle entegrelerinde ise çıkış akımı 500mA' dir. Çıkış gerilimleri xx yerine yazılan rakamlarla belirtilir. Şekil 10.9.a' da 78xx serisi pozitif gerilim regülatörü verilmiştir.

10.5.2. Negatif Gerilim Regülatörleri

79 serisi üç uçlu entegre gerilim regülatörleri regülasyonsuz negatif çıkış gerilimini sağlarlar. Bunlar değişik akım ve gerilimlerde üretilmişlerdir. Çıkış akımı 79xx serisinde 1A, 79Mxx serisinde 500mA ve 79Lxx serisinde 100mA' dir. Çıkış gerilimleri xx yerine yazılan rakamlarla belirtilir. Şekil 10.9.b' de 79xx serisi negatif gerilim regülatörü verilmiştir.

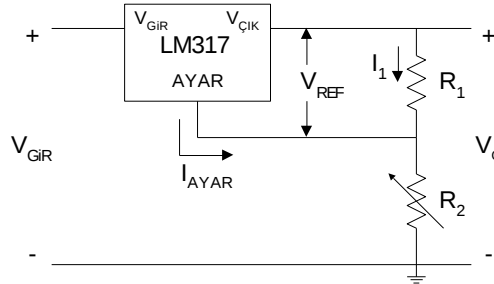


Şekil 10.9. (a) 78xx serisi pozitif gerilim regülatörü, (b) 79xx serisi negatif gerilim regülatörü.

10.5.2. Ayarlanabilir Gerilim Regülatörleri

Çıkış gerilimi ve akımı ayarlanabilen gerilim regülatörleri de mevcuttur. Buna örnek olarak; LM317, LM723, LM117 ve TDA0200 gerilim entegreleri sayılabilir. Ayrıca 78, 79 ve TDD serisi sabit çıkışlı regülatör entegreleri de istenirse bazı değişikliklerle ayarlı gerilim regülatörü olarak kullanılabilirler. **78, 79 ve TDD serisi sabit çıkışlı regülatör entegreleri nasıl ayarlı gerilim regülatörlerine dönüştürülebilir?**

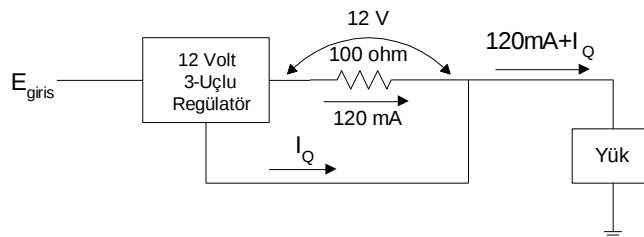
LM117 ve 317 çıkış akımı 1.5A, çıkış gerilimleri 1.2V' tan 37V' a kadar ayarlanabilir. Kısa devre koruma ve sıcaklık dengeleme üniteleri vardır. LM723 gerilim regülatör entegresi kendi bünyesi ile 150mA' lik bir çıkış akımı sağlar. Harici transistör ilavesi ile çıkış akımı 10A' e kadar çıkar. Giriş gerilimi maksimum 40V' tur. Isı dengeli referans elemanı, gerilim referans amplifikatörü, hata amplifikatörü, akım sınırlayıcı, frekans dengeleme ve seri geçiş transistörü gibi üniteleri vardır. Şekil 10.10' da ayarlanabilir bir gerilim regülatörü verilmiştir.



Şekil 10.10. Ayarlanabilir gerilim regülatörü.

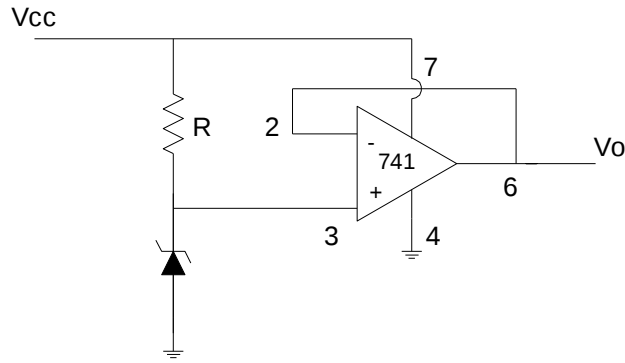
10.10. Akım Regülatörleri

Üç uçlu bir IC gerilim regülatörü ile basit bir akım regülatörü yapılabilir. Regülatör yüke seri olan direnç üzerindeki gerilimi sabit tutmak için kullanılır. Seri direnç üzerindeki sabit gerilim yük üzerindeki akım demektir. Aşağıdaki devrede basit bir akım regülatörü devresi görülmektedir. Şekil 10.11' de, 12V' luk bir regülatör 100 ohm' luk dirençten 120mA' lik bir akımın geçmesine sebep olur. Yükten geçen akım, 120mA+I_Q akımıdır.



Şekil 10.11. Akım regülatörü.

DENEY 1: Düşük Akımlı Gerilim Regülatörü



Şekil 10.12. DeneySEL devre

Temel Bağlıntılar:

$E_0 = V_D$ Burada V_D zener diod gerilimi

$A_{v(DC)} = 1$

$I_D = \frac{V_{CC} - V_D}{R1}$ Burada I_D zener diod akımıdır.

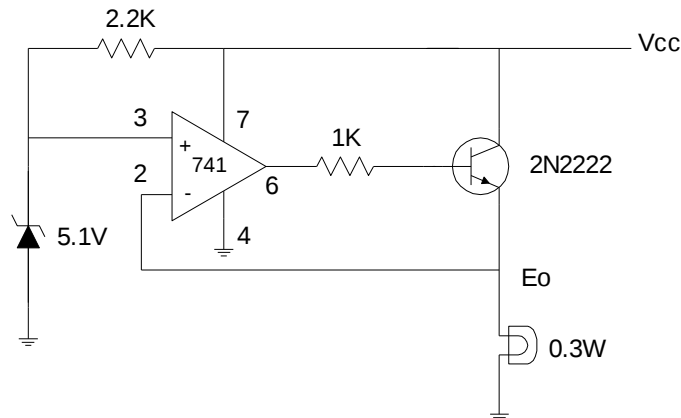
Elemanların Listesi:

- 1- 741CP opamp
- 2- 1N751A zener diod
- 3- 2.2K direnç
- 4- 1K direnç

Deneyin Yapılışı:

- 1- Şekil 10.12' deki devreyi kurunuz.
- 2- Enerji vererek çıkışı okuyunuz.
- 3- 1K' lık direnci çıkış ile toprak arasına yük olarak bağlayınız ve tekrar çıkışı okuyup gerilimin ne kadar değiştiğini bulunuz.
- 4- 1K' lık direnci çıkış ile toprak arasından alıp zener dioda paralel bağlayınız ve V_D ' nin nasıl değiştiğini not ediniz.
- 5- 2.2K' lık direncin ucunu +12V' tan alıp +7V' a bağlayınız ve 2. adımdaki çıkış gerilimi ile karşılaştırınız.

DENEY 2: Seri Geçişli Transistörlü Gerilim Regülatörü



Şekil 10.13. DeneySEL devre

Temel Bağlıntılar:

$E_0 = V_D$

$P_Q = (V_{CC} - V_D) \cdot I_C$ Burada P_Q transistör tarafından haracanan güçtür.

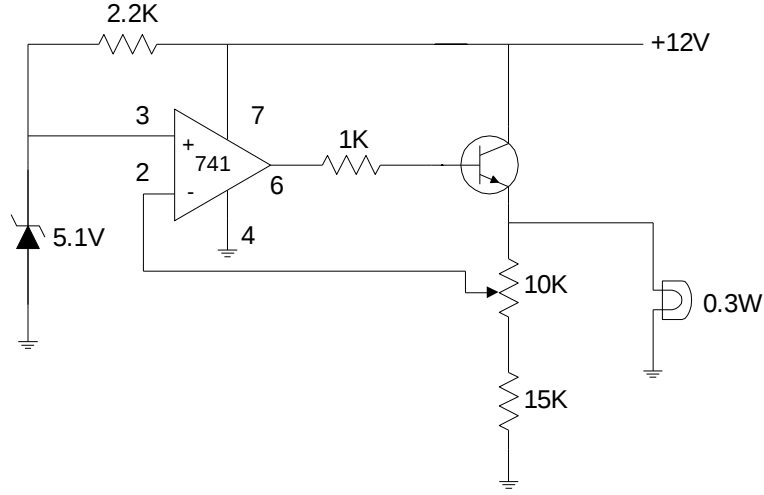
Elemanların Listesi:

- 1- 741CP opamp
- 2- 2N2222 transistör
- 3- 1N751A zener diod
- 4- Akkor flamanlı lamba
- 5- 1K, 2.2K direnç

Deneyin Yapılışı:

- 6- Şekil 10.13' teki devreyi kurunuz.
- 2- Gerilim uygulayınız ve lamba yokken E_0 gerilimini ölçünüz
- 3- Lambayı bağlayıp E_0 gerilimini ve V_{CE} gerilimini ölçünüz.
- 4- Zener dioddaki gerilim düşümünü ölçüp 3. adımdaki E_0 gerilimi ile karşılaştırınız.
- 5- Transistörün emiter ayağındaki bağlantıyı söküp araya bir ampermetre bağlayarak, lamba üzerindeki akımı okuyunuz (Bu yük akımıdır).
- 10- $P_Q = (V_{CC} - V_D) \cdot I_C$ denklemini kullanarak yüklü durumda transistörün güç kaybını bulunuz.

DENEY 3: Ayarlanabilir Seri Geçişli Gerilim Regülatörü



Şekil 10.14. Deneyisel devre

Temel Bağlıntılar:

$$E_0 = V_{ref} \frac{R_1 + R_2}{R_2}$$

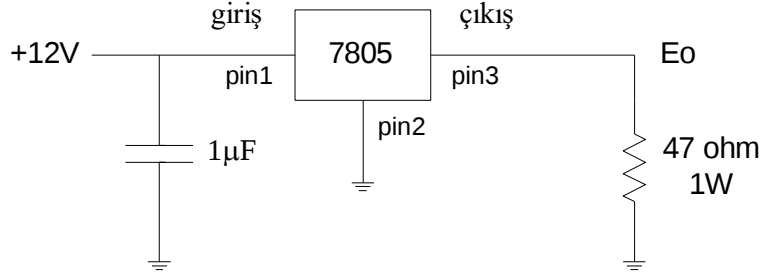
Elemanların Listesi:

- 1- 741CP opamp
- 2- 2N2222 transistör
- 3- 1N751A zener diod
- 4- Akkor flamanlı lamba
- 5- 1K, 2.2K, 15K direnç

Deneyin Yapılışı:

- 1- 10K'lık potansiyometreyi CADET setinden alarak şekil 10.14' teki devreyi kurunuz.
- 2- Potansiyometrenin konumunu değiştirerek E_{max} ve E_{min} gerilimlerini ölçünüz.
- 3- $E_0 = V_{ref} \frac{R_1 + R_2}{R_2}$ denklemini kullanarak E_0 geriliminin maksimum ve minimum değerlerini bulunuz ve ölçüm sonuçları ile karşılaştırınız.

DENEY 4: Üç Uçlu Gerilim Regülatörü



Şekil 10.15.Deneysel devre

Temel Bağlıntılar:

$$E_0 = V_{reg}$$

$$V_{uygulan\text{an} minimum} = E_0 + 2V$$

Elemanların Listesi:

1- LM805CT

2- 1µF kapasite

3- 47 ohm-1W, 220 ohm, 100 ohm, 22 ohm, 10 ohm direnç

Deneyin Yapılışı:

1- Şekil 10.15'deki devreyi kurunuz. Regülatör size dönükken sol taraf giriş, ortası toprak, sağ tarafı çıkıştır.

2- Gerilim uygulayarak E_0 gerilimini bulunuz.

3- Yük akımını hesaplayınız.

4- Giriş ve çıkış arasındaki gerilim düşümünden regülatörün güç kaybını hesaplayınız.

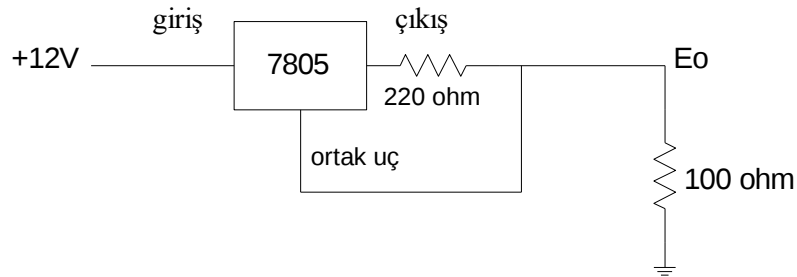
5- Girişe 22 ohm' luk bir direnç bağlayınız. Bu direncin bağlanması girişteki hangi büyüklüğü değiştirir? Giriş ve çıkış gerilimlerini okuyunuz.

10- Şekil 10.110'daki devreyi kurunuz.

7- 100 ohm' luk direnç üzerindeki gerilimi okuyunuz. 100 ohm'luk direnç yerine 47 ve 10 ohm' luk dirençler bağlayarak aşağıdaki tabloyu oluşturunuz.

Yük Direnci	E_0	$I_{yük}$ mA	$I_Q = I_{yük} - 22.7\text{mA}$
100 ohm			
47 ohm			
10 ohm			

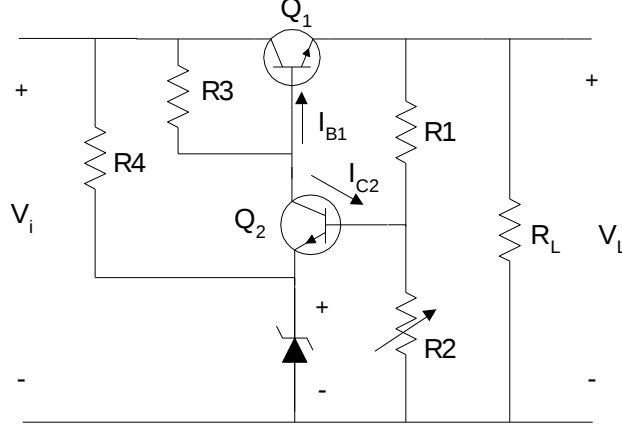
8- $I_{yük} = \frac{V_{reg}}{220} + I_Q$ eşitliğinin yardımı ile $I_{yük}$ akımını hesaplayınız.



Şekil 10.110. Deneysel Devre

Raporda İstenenler:

1. Şekil 10.17’de verilen devrede akım ve gerilimlerin değişimini sıralı mantıkla ifade ediniz.



Şekil 10.17. Ödev için devre

2. Şekil 10.17’de verilen devreyi Pspice’da ve Electronic Workbench’de modelleyerek elde ettiğiniz sonuçları deney de elde ettiğiniz sonuçlarla karşılaştırınız.